

【技術分類】 5 - 2 フレキシブル基板用 TFT / その他の TFT

【 F I 】 G 0 9 F 9 / 3 0 , 3 1 6 @ C

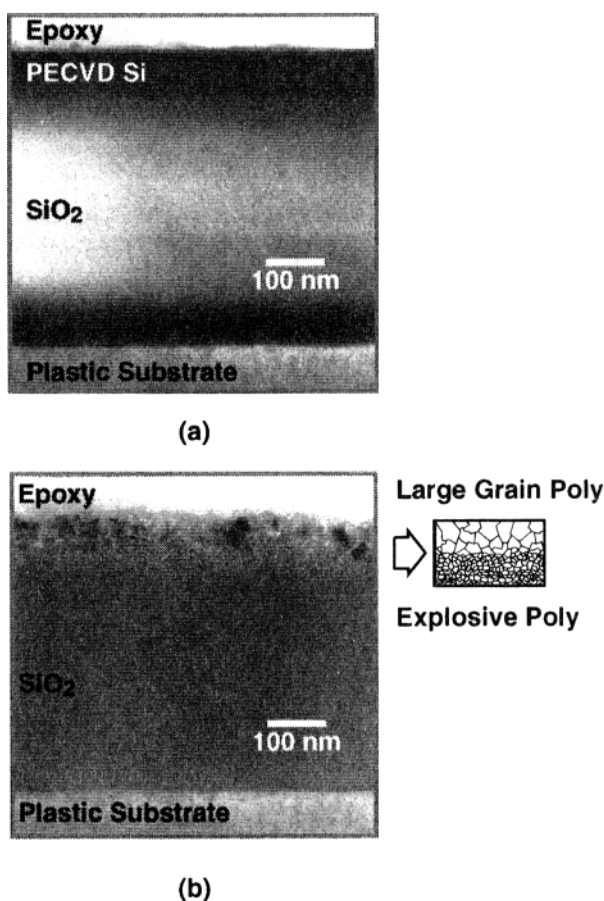
【技術名称】 5 - 2 - 1 低温ポリシリコンの形成

【技術内容】

酸化物がコーティングされたポリエステル基板上に形成された薄膜アモルファスシリコンの、パルスレーザーにより再結晶とドーピングが報告されている。熱流の計算によればポリエステル基板は軟化温度以上に短時間曝されるが、ポリエステル基板へのダメージとシリコン膜の基板からの剥離は認められなかった。シリコン膜の結晶粒サイズは最大 $0.1 \mu\text{m}$ までに成長している。この製法で形成された TFT の電気特性は、オン・オフ電流比 5×10^3 であり、明確な閾値電圧 ($V_t=10\text{V}$) が示された。

【図】

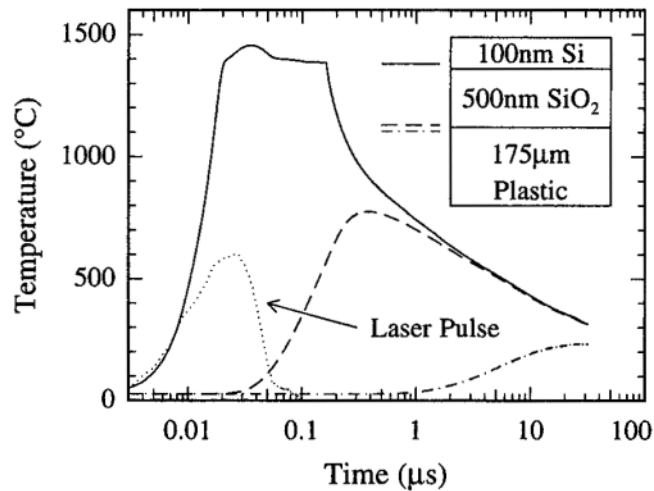
図 1 Si/SiO₂/プラスチック基板の層構成とエキシマレーザーパルス照射前後の Si 層の変化(透過電子顕微鏡) (a) プラズマエンハンスド化学気相成長法により形成された 100nm の a-Si 層をもつ、(b) a-Si 層が 130, 160, 200mJ/cm² の照射の 30 回繰り返して再結晶化し大きな結晶となっている



出典：【出典 / 参考資料】に同じ、342 頁 FIG.1 Cross-sectional TEM micrograph of the Si/SiO₂/plastic stack; (a) as-deposited (100 nm), and (b) after 30 laser pulses at 130, 160, and 200mJ/cm². Reprinted with permission from American Institute of Physics.

図 1 の説明：SiO₂層はプラスチック基板に対して断熱材として、また表面を平滑化する効果を持っている。再結晶化し大きな結晶となった部分は表面から 350 ~ 450 nm であり、結晶粒の大きさは 300 ~ 800 nm である。

図2 35nsのXeClエキシマレーザーパルス照射したときの、レーザー(点線)、Si/SiO₂界面(実線)、SiO₂/基板界面のSiO₂側(破線)、SiO₂/基板界面から1μm基板内に入った部分(一点鎖線)の温度と経時(計算値)



出典:【出典/参考資料】と同じ、343頁 FIG.2 Transient thermal calculations for an incident XeCl laser pulse of approximately 35ns full width at half maximum(FWHM)(dotted line—actual temporal profile used in the calculation) on a thin film stack consisting of 100nm Si on 500nm SiO₂ on 175μm of polyester. The calculated temperatures at the Si/SiO₂ interface(solid line), in the SiO₂ just before the SiO₂/plastic interface(dashed line), and 1μm into the plastic(dot-dashed line) are shown vs. time. The laser fluence was 450mJ/cm². Reprinted with permission from American Institute of Physics.

【出典/参考資料】

「Excimer laser crystallization and doping of silicon films on plastic substrates」, 「Appl. Phys. Lett. Vol.70 No.3」, 1997年1月20日、P.M.Smith、P.G.Carey、T.W.Sigmon 著、American Institute of Physics 発行、342 - 344 頁

【技術分類】 5 - 2 フレキシブル基板用 TFT / その他の TFT

【 F I 】 G 0 9 F 9 / 3 0 , 3 1 6 @ C

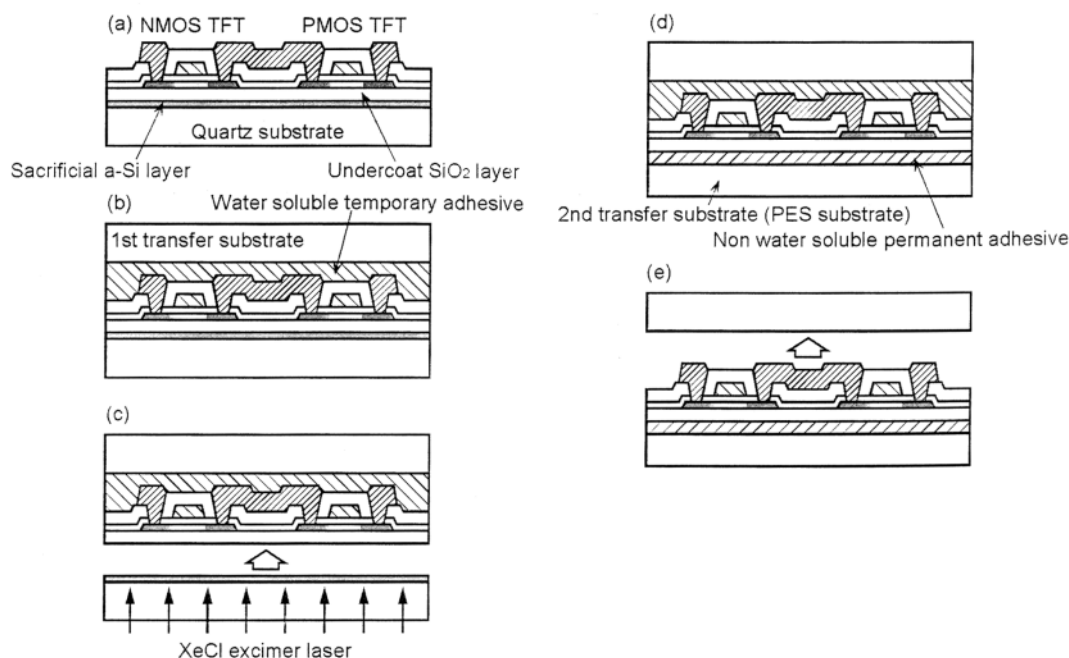
【技術名称】 5 - 2 - 2 低温ポリシリコン転写法

【技術内容】

透明プラスチック基板上に直接に、ポリシリコン TFT-LCD や MIM-LCD を形成する方法があるが、この方法では基板が許容できる範囲の温度条件下でのプロセスとなり、TFT 素子の特性が十分でなく、また基板の変形により精細パターンに問題を生じる。この問題を避けるため、薄膜素子を石英ガラスなどの基板上に形成し、この基板からプラスチック基板に移し変える方法を開発した。この技術を用いて TFT-LCD を試作し、駆動回路動作を確認した。この転写法は、1)TFT 素子を形成するプロセスと 2)第 1 転写プロセス、3)第 2 転写プロセスの 3 段階からなる。

【図】

図 1 プロセスの模式図



出典：【出典 / 参考資料】と同一、916 頁 FIGURE 1 The illustration of the SUFTLA™ process sequence. Reprinted with permission from Society for Information Display.

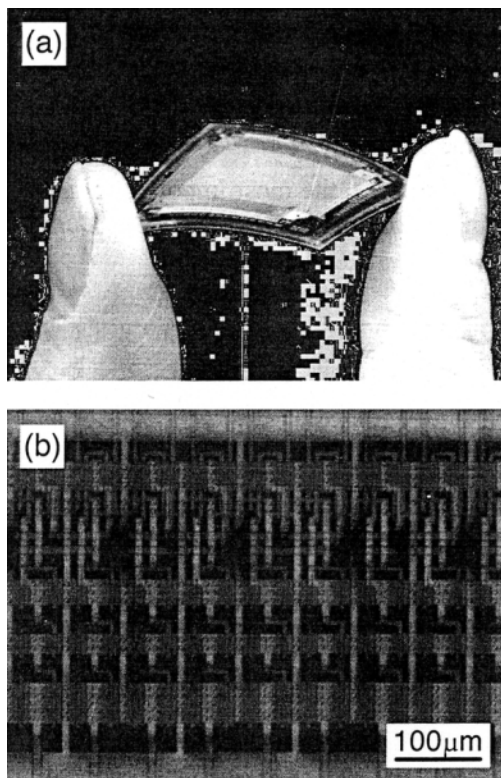
図 1 の説明： 1)TFT 素子を形成するプロセス・・・石英ガラス基板上に、まず後の工程で分離面とすると a-Si 層を形成し、この上に SiO₂ 下地層を形成、つぎに通常の方法で低温ポリシリコン TFT 素子を形成する(図 1(a))。

2)第 1 転写プロセス・・・水溶性の一時的な接着層を介してガラス製の第 1 転写基板を接着する(図 1(b))。つぎに石英ガラス基板側から a-Si 層に XeCl エキシマ・レーザを照射し結晶化させるか除去することにより、SiO₂ 下地層との界面で分離させる(図 1(c))。

3)第 2 転写プロセス・・・水に不溶性の接着剤を用いて、SiO₂ 下地層側にポリエーテルスルホン(PES)樹脂の第 2 の基板を接着する(図 1(d))。つぎに水に浸すことによりガラス製の第 1 転写基板を分離する(図 1(e))。

なお SUFTLA™ プロセスとは Surface Free Technology by Laser Ablation/Annealing を略したものである。

図2 試作 LCD の外観とその駆動回路の顕微鏡写真



出典：【出典 / 参考資料】と同一、917 頁 FIGURE 2 (a)The appearance of the SUFTLA™ TFT-LCD device and (b)the optical micrograph of its data driver circuit. Reprinted with permission from Society for Information Display.

【出典 / 参考資料】

「Low-Temperature Poly-Si TFTs on Plastic Substrate Using Surface Free Technology by Laser Ablation/Annealing(SUFTLA™)」、 「SID '00 DIGEST」、2000 年、S.Utsunomiya、S.Inoue、T.Shimoda 著、Society for Information Display 発行、916 - 919 頁

【技術分類】 5 - 2 フレキシブル基板用 TFT / その他の TFT

【 F I 】 G 0 9 F 9 / 3 0 , 3 1 6 @ C

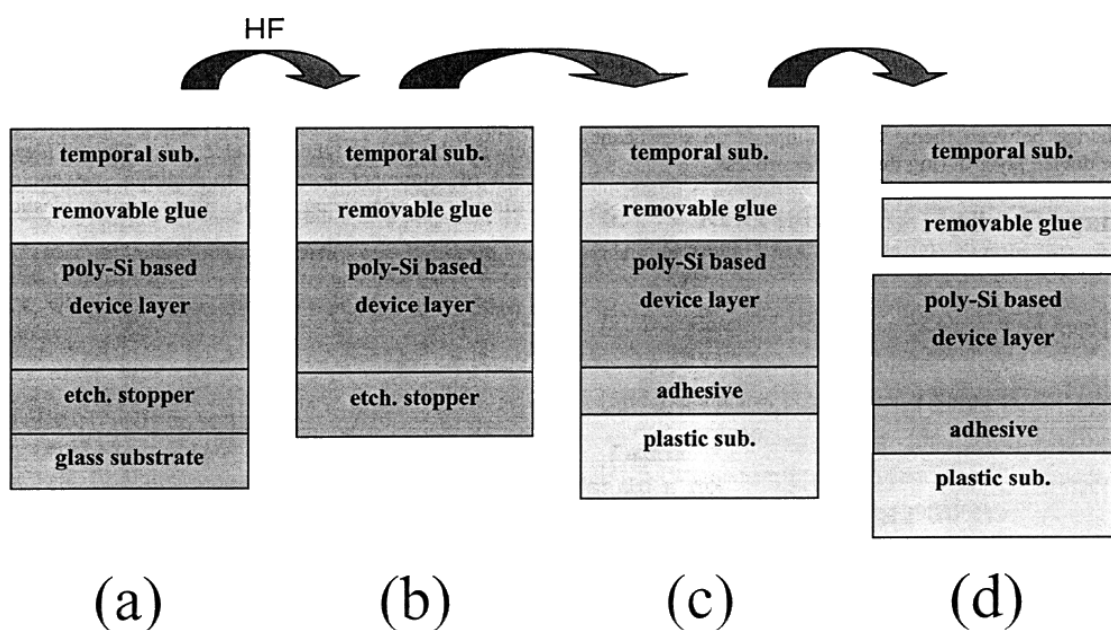
【技術名称】 5 - 2 - 3 転写法によるポリシリコン TFT-LCD

【技術内容】

全プラスチック、フルカラー低温多結晶 Si-TFT LCD が実用レベルで製作された。サイズは対角 1.5 インチ、パネルの厚さは 0.4mm である。プラスチック基板上的 TFT 層は、新たに開発された転写プロセスによって形成された。このプロセスによって素子の層は大きなダメージを受けることなく転写されている。この技術によればモバイル用途に適した軽い、耐衝撃性に優れた LCD が開発される。転写プロセスと転写前後の TFT 素子の特性に変化がないことが示されている。この転写法は、1) ガラス基板上に TFT 素子を形成するプロセスと 2) プラスチック基板上に転写をし不要な層を除くプロセスからなる。

【図】

図 1 転写プロセスの模式図



出典：【出典 / 参考資料】と同一、1197 頁 Figure 1 A schematic flow of the transfer process to manipulate the thin film device layer a glass substrate onto a plastic substrate. Reprinted with permission from Society for Information Display.

図 1 の説明：TFT 素子を形成するプロセス(a)ガラス基板上に HF エッチングに対するストッパー層を形成し、この上に低温ポリシリコン TFT を形成する。さらに剥離工程中に強度を保つための一時基板 (temporal sub.) を接着層 (あとで剥離層となる) を介して貼り付ける。つぎに(b)ガラス基板を HF エッチングにより溶解する。この除去した面に(c)プラスチック基板を貼り付ける。その後(d)一時基板を剥離する。

図2 この転写法により作製されたプラスチック基板 TFT LCD パネル



出典：【出典 / 参考資料】と同一、1198 頁 Figure 5 An image displayed on the TFT LCD panel made of plastic substrates. The THT substrate was prepared in the newly developed transfer process onto a 0.2-mm-thick plastic substrate. This 1.5-inch-diagonal panel weighs only 0.5grams. Reprinted with permission from Society for Information Display.

図2の説明：0.2mm厚さのプラスチック基板上に形成され、1.5インチ対角で重量は0.5グラム

【出典 / 参考資料】

「Low-Temperature Polycrystalline-Silicon TFT Color LCD Panel Made of Plastic Substrates」、
「SID '02 DIGEST」、2002年、Akihiko Asano、Tomoatsu Kinoshita 著、Society for Information Display
発行、1196 - 1199 頁

【技術分類】 5 - 2 フレキシブル基板用 TFT / その他の TFT

【 F I 】 G 0 9 F 9 / 3 0 , 3 1 6 @ C

【技術名称】 5 - 2 - 4 インクジェット法アモルファスシリコン (a-Si) アレイ

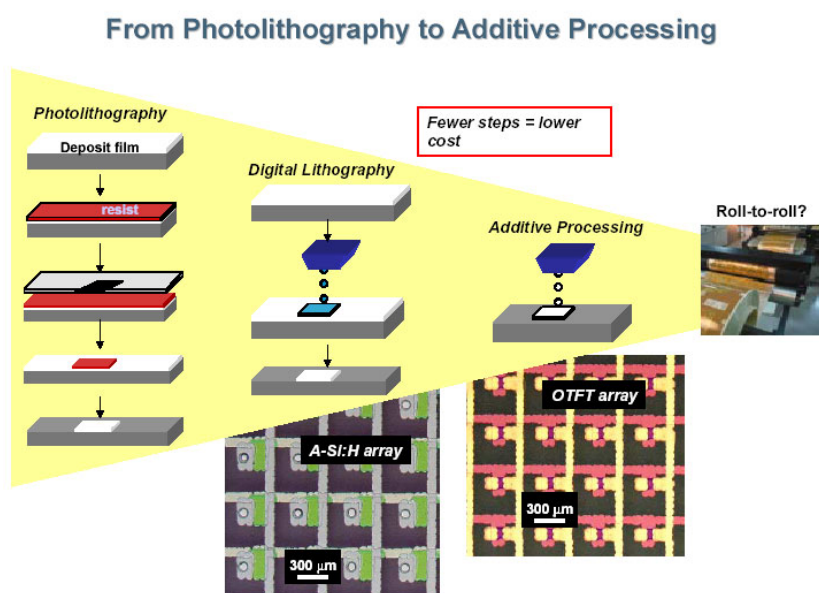
【技術内容】

本プロジェクトは、ディスプレイ用の TFT 回路を、フォトリソグラフィ法を使用せず、プリント法で形成することを目標としている。この技術はアモルファスシリコンとポリマートランジスタの双方に応用され、128×128 ピクセルのアレイが試作された。ジェット・プリント技術とカメラ制御のアクティブ位置合せ技術により、材料のアディティブ・パターンニングとサブトラクティブ・パターンニングを行うデジタル・リソグラフィを開発した。アクティブ位置合せは基板の歪みによって引き起こされる位置ずれを無くすことが出来る。アディティブ・プリンティングは基板上に必要な部分にジェットで直接材料を噴射する。一方、サブトラクティブ・プリンティングは、次のエッチングプロセスのために、既に形成されている膜の上にマスクパターンを描くものである。

ここではアモルファスシリコン・アレイ技術について紹介する(有機ポリマーTFTアレイ技術については「5 - 1 - 2 - 7」で紹介)。アモルファスシリコン(a-Si)アレイにおいては、サブトラクティブ・プリント法が使用している。ポリイミド基板上に 28×128 ピクセルのアレイが試作された。移動度、リーク電流などの TFT 特性は通常のプロセスで形成されたものと同等である。

【図】

図1 フォトリソグラフィからアディティブ・プロセッシングへの進化



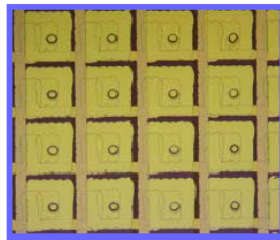
出典:【出典 / 参考資料】と同一、4 頁 From Photolithography to Additive Processing. Reprinted with permission from U.S. Display Consortium.

図1の説明:フォトリソグラフィから、デジタルリソグラフィ(サブトラクティブ・プロセッシング)、アディティブ・プロセッシングと工数を減じて、最終的にはロール・ツー・ロールを目指す。

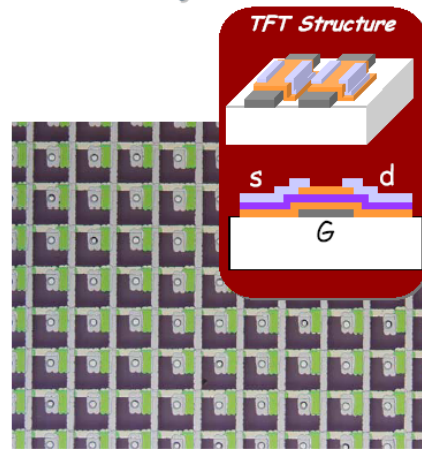
図 2 デジタルリソグラフィ(サブトラクティブ・プロセッシング)で作成したアモルファスシリコン TFT アレイ

Digital lithography a-Si TFT arrays

- A-Si TFT arrays fabricated **without** conventional photolithography
- 340 micron pitch (75 dpi)
- Island etch TFT structure
- Via and mushroom metal for high fill factor.
- 128x128 arrays



Array with via and mushroom metal



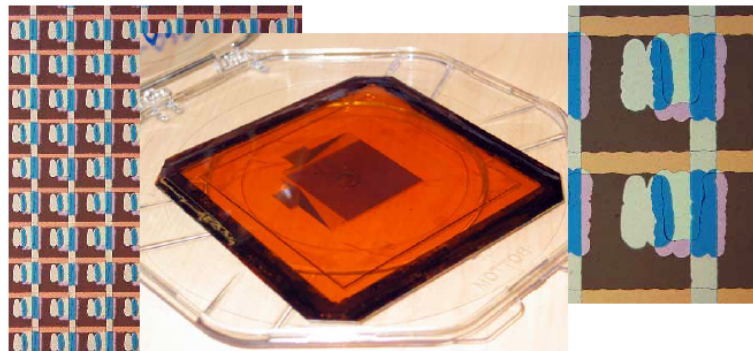
a-Si TFT array

出典：【出典／参考資料】と同一、6頁 Digital lithography a-Si TFT arrays. Reprinted with permission from U.S. Display Consortium.

図 3 フレキシブル・ポリイミド基板上にジェット・プリント法で形成された a-Si TFT

Printed a-Si TFTs on Flex

- Polyimide substrate
- Reduced process temperature



128x128 pixel array on polyimide

出典：【出典／参考資料】と同一、8頁 Printed a-Si TFTs on Flex

【出典／参考資料】

「Print-Patterned Polymer-Semiconductor and Amorphous Silicon Sctive-Matrix Display」, 「U.S. Display Consortium 3rd Annual Flexible Displays & MicroElectronics Conference Session 9.1」, 2004年2月、Bob Street、Kateri Paul、Alberto Salleo、Michael Chabinye、Ana Arias、William Wong、R.Lujan、Steve Ready、Raj B Apte 著、U.S. Display Consortium 発行、全 15 頁

【技術分類】 5 - 2 フレキシブル基板用 TFT / その他の TFT

【 F I 】 G 0 9 F 9 / 3 0 , 3 1 6 @ C

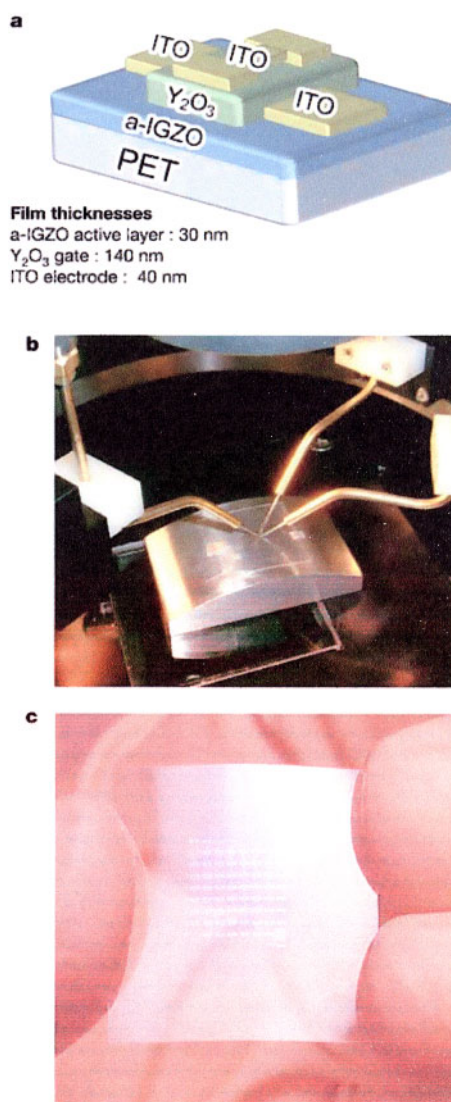
【技術名称】 5 - 2 - 5 アモルファス酸化物半導体を使った透明でフレキシブルな TFT の室温形成

【技術内容】

これまでに研究された水素化アモルファスシリコン(a-SiH)や有機半導体を使ったフレキシブルデバイスの性能は、実際のコンピューターに使われるトランジスタや電流駆動である有機発光ダイオードディスプレイに使うには十分といえない。デバイスの高性能化は、プロセス温度とデバイス性能との間でトレードオフの関係であることによる。本報告は、この問題を、透明な薄膜トランジスタ(TTFT, Transparent Thin-Film Transistor)の活性チャネルに新しい半導体材料、すなわち、In-Ga-Zn-O系の透明なアモルファス酸化物半導体(a-IGZO)を使って解決することを提案している。室温でポリエチレンテレフタレート上に蒸着したa-IGZOは、 $10 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ を越えるホール効果移動度を示した。この値は水素化アモルファスシリコンより1桁高い。ポリエチレンテレフタレートシート上に形成したTTFTは $6 \sim 9 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ の飽和移動度を示し、デバイス特性はTTFTシートを繰り返し曲げて安定であった

【図】

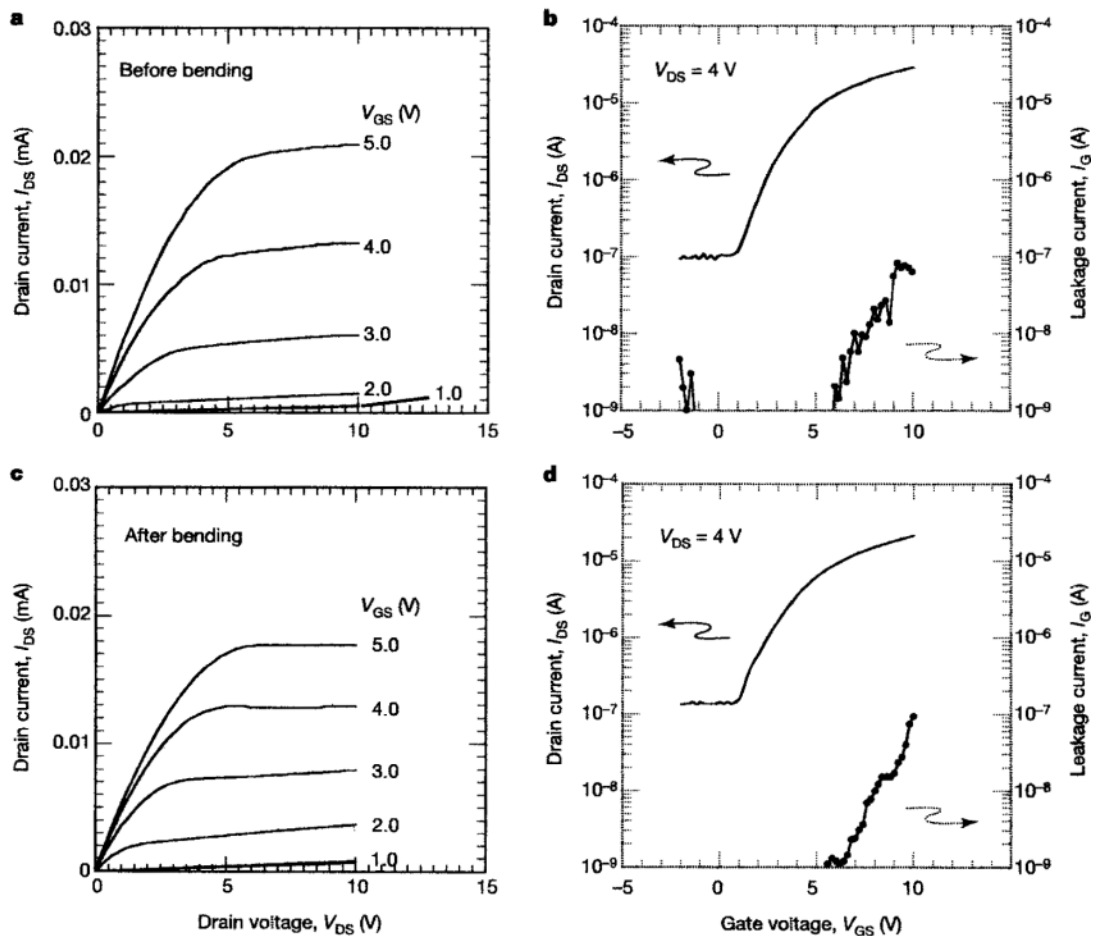
図1 透明TFTの構造と試作サンプル



出典：【出典 / 参考資料】と同一、490 頁 Figure 3 Flexible TTFTs. a, Structure of TTFT fabricated on a plastic sheet. b, A photograph of the flexible TTFT sheet bent at $R = 30$ mm. The TTFT sheet is fully transparent in the visible light region. c, A photograph of the flexible TTFT sheet. The transparent TFT devices are made visible by adjusting the angle of the illumination. Reprinted with permission from Nature Publishing Group.

図 1 の説明：200 μm 厚さの PET フィルム上に、a-IGZO 層が、多結晶 InGaZnO₄ のターゲットを用いて、酸素雰囲気中の室温で、KrF エキシマレーザーによるパルスレーザー蒸着により形成された(a)。曲げ半径 30mm で特性が測定された(b)。チャンネル長と幅はそれぞれ 50 μm 、200 μm であった(c)。

図 2 曲げの前と後の TTFT 特性



出典：【出典 / 参考資料】と同一、491 頁 Figure 4 Typical TTFT characteristics before and after bending. a, IDS-VDS and b, IDS-VGS characteristics before bending. The TTFT operates in the enhanced mode with a threshold voltage of +1.6 V. The saturation mobility is $8.3 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$. On-to-off current ratio is 103. c, IDS-VDS and d, IDS-VGS characteristics after bending. The device was bent at $R = 30$ mm. Reprinted with permission from Nature Publishing Group.

図 2 の説明：曲げ前の TTFT 特性(a)(b)、曲げ半径 30mm で曲げた後の TTFT 特性(c)(d)。飽和電流がやや低下するも曲げによる影響はほとんど認められない。繰り返し曲げに対して、また 120 までの温度にも安定である。

【出典 / 参考資料】

「Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxide semiconductors」, 「NATURE Vol.432 No.7016」, 2004年11月25日、KENJI NOMURA、HIROMICHI OHTA、AKIHIRO TAKAGI、TOSHIO KAMIYA、MASAHIRO HIRANO、HIDEO HOSONO 著、Nature Publishing Group 発行、488 - 492 頁