

令和7年度弁理士試験論文式筆記試験問題

[計算機工学]

- 1 1つの電灯 L と、2つの人感センサ S_L 、 S_R と、1つの節電スイッチ P から構成される電灯制御システムを考える。このシステムは図1に示すように長い廊下に設置されている。電灯 L は、節電スイッチ P が押されていない状態（オフ）では、図1(a)、図1(b)、図1(c)に示すように人感センサ S_L または S_R のいずれか、あるいは両方が人を検知した場合にのみ点灯する。一方、図1(d)に示すように節電スイッチが押されている状態（オン）では、人感センサ S_L と S_R の両方が人を検知した場合にのみ、電灯 L が点灯する。このとき、以下の問いに答えよ。

【40点】

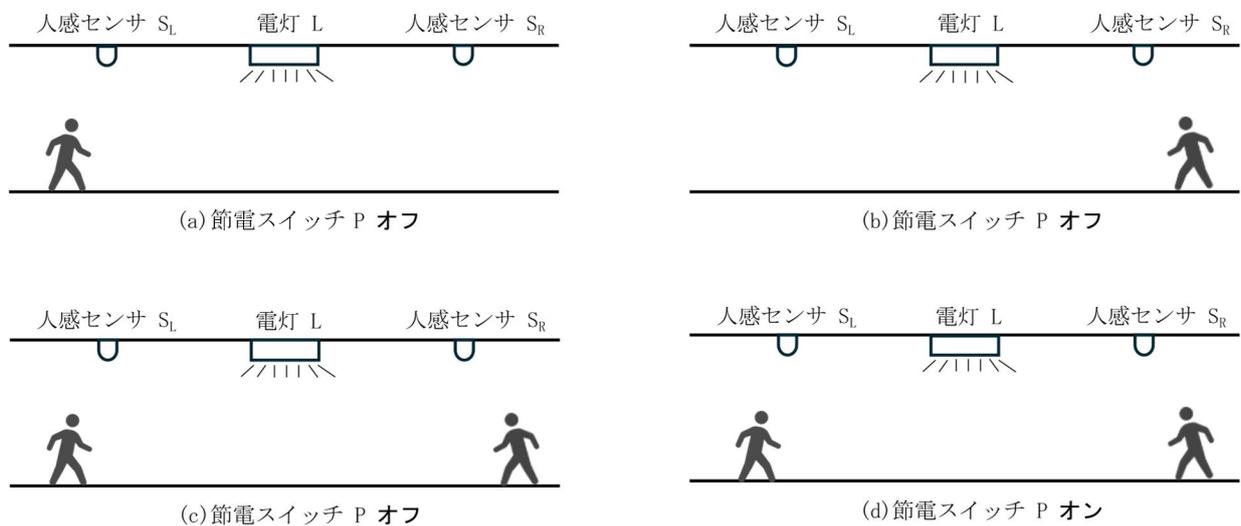


図1 電灯制御システム

- (1) 人感センサ S_L と S_R の状態（人を検知したとき 1、検知しないとき 0）、節電スイッチ P の状態（オンのとき 1、オフのとき 0）の 3 つを入力とし、電灯 L の状態（点灯しているとき 1、消灯のとき 0）を出力とする論理回路を考える。 S_L 、 S_R 、 P 、 L を論理変数として、この論理回路の真理値表を示せ。
- (2) (1) で求めた真理値表に基づいて、論理変数 L に対する論理式を主加法標準形で示せ。
- (3) カルノー図を用いて、(2) で求めた論理式を簡単化せよ。
- (4) (3) で得られた論理式を、図2に示す NOT ゲート、2 入力の AND ゲートと OR ゲートのみを用いて論理回路として設計せよ。

(次頁へ続く)

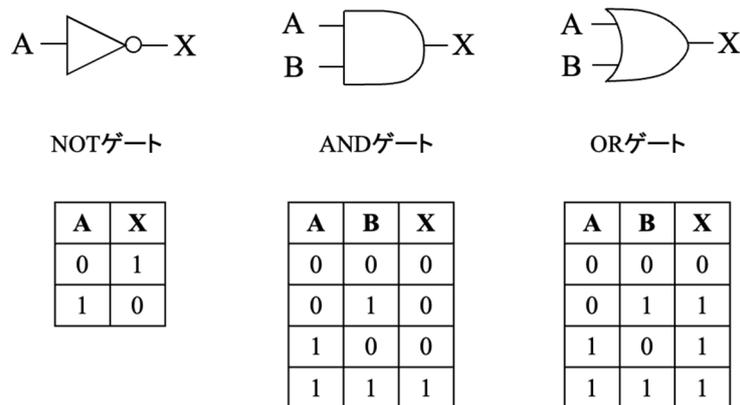


図2 論理ゲート

2 CPUにおけるプログラム実行時間を短縮する仕組みについて以下の問いに答えよ。

【40点】

- 参照の局所性を利用してプログラム実行時間を短縮する仕組みとして、主記憶装置よりも高速な記憶装置であるキャッシュメモリを利用した方法がある。このキャッシュメモリのヒット率が低下する状況を挙げ、ヒット率が低下する理由を説明せよ。
- キャッシュメモリの1回のアクセス時間が4ナノ秒、主記憶装置の1回のアクセス時間が100ナノ秒の処理系でプログラムを実行したところ、キャッシュメモリのヒット率が85%となった。このときの1回あたりのメモリへの実効アクセス時間を計算せよ。
- 表1に示すステップが1~5の順序で実行され、各ステップの実行時間が2ナノ秒となる命令がある。パイプライン処理を利用してこの命令を20回実行するときの実行時間を計算せよ。ただし、分岐命令などのパイプライン処理の実行を乱す要因はないものとする。

| ステップ | 処理内容 |
|------|----------|
| 1 | 命令の取り出し |
| 2 | 命令解読 |
| 3 | 命令の実行 |
| 4 | メモリアクセス |
| 5 | データの書き込み |

表1 1命令で実行されるステップ

- CPUの処理方式の1つとしてSIMDがある。SIMDの仕組みを述べ、SIMDによって実行時間を短縮できる演算の例を挙げ、その理由を説明せよ。

3 計算機工学に関する以下の事項について簡潔に説明せよ。

【20点】

- (1) RISC-V
- (2) スケーラビリティ
- (3) 標本化定理
- (4) クロスコンパイラ
- (5) Real Time Operating System (RTOS)