

## 平成 28 年度弁理士試験論文式筆記試験問題

## [回路理論]

1. それぞれ理想的な電圧源、抵抗（抵抗値  $R$ ）、キャパシタ（キャパシタンス  $C$ ）、ダイオード  $D$  で構成された回路に関する以下の問いに答えよ。ただし、時刻  $t < 0$  で入力電圧  $V_{in}$  と出力電圧  $V_{out}$  は共にゼロ、キャパシタは完全に放電されているものとする。

【35点】

- (1) 図 1 (a) に示す回路において、時刻  $t = 0$  から振幅  $V_p$ 、周波数  $f_0$  の正弦波交流電圧  $V_{in} = V_p \sin(2\pi f_0 t)$  を入力したとき、出力電圧  $V_{out}$  の波形を横軸  $t$  に対して図示せよ。
- (2) 図 1 (b) に示す回路において、時刻  $t = 0$  から振幅  $V_p$ 、周波数  $f_0$  の正弦波交流電圧  $V_{in} = V_p \sin(2\pi f_0 t)$  を入力したとき、出力電圧  $V_{out}$  の波形を横軸  $t$  に対して図示せよ。
- (3) 図 1 (c) に示す回路において、時刻  $t = 0$  から振幅  $V_p$ 、周波数  $f_0$  の正弦波交流電圧  $V_{in} = V_p \sin(2\pi f_0 t)$  を入力したとき、出力電圧  $V_{out}$  の波形を横軸  $t$  に対して図示せよ。ただし、時定数  $\tau = RC$  は  $V_{in}$  の周期に対して十分に長いものとする。
- (4) (3) の出力電圧  $V_{out}$  が、入力電圧  $V_{in}$  の 1 周期において、入力電圧のピーク電圧から 10% しか低下しないために必要な  $C$  を求める式を  $f_0$ 、 $R$  を用いて表せ。ただし、時定数  $\tau = RC$  は  $V_{in}$  の周期に対して十分に長いものとする。

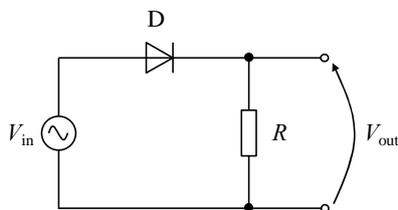


図 1 (a)

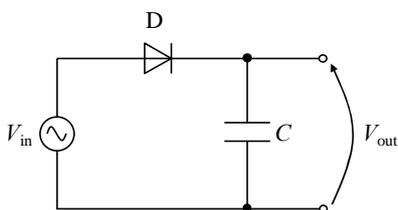


図 1 (b)

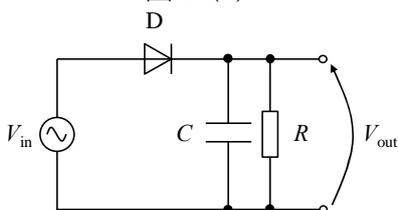


図 1 (c)

2. それぞれ理想的な電圧源、抵抗 (抵抗値  $R$ )、キャパシタ (キャパシタンス  $C$ 、 $C_1$ 、 $C_2$ )、オペアンプ、スイッチ  $S_1$ 、 $S_2$  で構成された回路に関する以下の問いに答えよ。ただし、時刻  $t < 0$  で入力電圧  $V_{in}$  と出力電圧  $V_{out}$  は共にゼロ、全てのキャパシタは完全に放電されているものとする。

【35点】

- (1) 図 2 (a) の回路で、時刻  $t = 0$  で立ち上がる振幅  $V_0$  のステップ電圧を入力電圧  $V_{in}$  とした。時刻  $t (> 0)$  における出力電圧  $V_{out}$  を  $V_0$ 、 $R$ 、 $C$ 、 $t$  を用いて表せ。
- (2) 図 2 (b) の回路で、時刻  $t = 0$  で立ち上がる振幅  $V_0$  のステップ電圧を入力電圧  $V_{in}$  とした。時刻  $t (> 0)$  における出力電圧  $V_{out}$  を  $V_0$ 、 $R$ 、 $C$ 、 $t$  を用いて表せ。
- (3) 図 2 (c) の回路で、スイッチ  $S_1$  と  $S_2$  は周期  $T_c$  でオーバーラップのない矩形波クロック電圧  $\phi_1$  と  $\phi_2$  によってそれぞれ駆動される。このとき、スイッチ  $S_1$ 、 $S_2$ 、 $C_1$  で構成されるスイッチトキャパシタがクロック電圧の 1 周期  $T_c$  において等価的に抵抗とみなせる。その理由を説明せよ。
- (4) (3) の等価抵抗の考え方にに基づき、図 2 (c) の回路で、時刻  $t = 0$  で立ち上がる振幅  $V_0$  のステップ電圧を入力電圧  $V_{in}$  とした。時刻  $t (> 0)$  における出力電圧  $V_{out}$  を  $V_0$ 、 $C_1$ 、 $C_2$ 、 $T_c$ 、 $t$  用いて表せ。ただし、 $t \gg T_c$  とする。

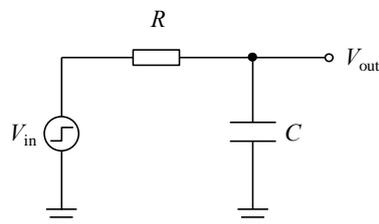


図 2 (a)

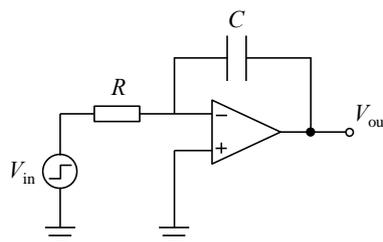


図 2 (b)

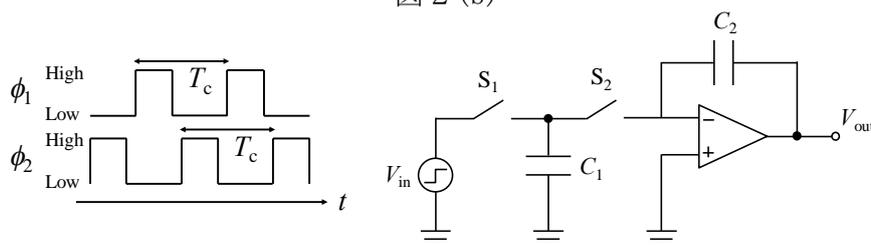


図 2 (c)

3. 理想的な論理ゲートで構成される論理回路に関する以下の問いに答えよ。

【30点】

- (1) 図3(a)に示す回路の入力  $x_1$ 、 $x_2$  に対して出力  $y_1$ 、 $y_2$ 、 $y_3$ 、 $y_4$  を与える真理値表を作成せよ。
- (2) 図3(b)に示すように、デジタル回路の入力  $x_1$ 、 $x_2$  に2値のデジタル信号を入力した。このとき出力  $y_1$ 、 $y_2$  の出力信号波形を図示せよ。
- (3) 半加算器の真理値表を図3(c)に示す。この真理値表を用いて半加算器を論理ゲートを用いて表せ。
- (4) 全加算器の真理値表を図3(d)に示す。この真理値表を用いて全加算器を論理ゲートを用いて表せ。

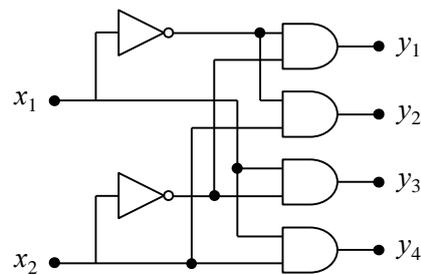


図3(a)

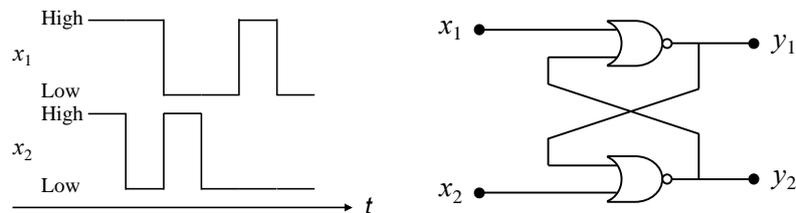


図3(b)

入力		出力	
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

図3(c)

入力			出力	
A	B	C	S	C'
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

図3(d)