

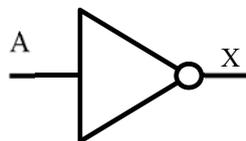
## 平成30年度弁理士試験論文式筆記試験問題

[計算機工学]

1 離散時間の各時刻  $t$  に 1 ビットの入力信号  $X$  が入力され、出力信号  $Z$  を出力する順序回路を考える。記憶素子を必要最低限の数だけ使用し、0, 0, 1, 1 という順番で入力信号が入力されたことを検出した時刻に 1、それ以外の時刻に 0 を出力するとき、以下の問いに答えよ。

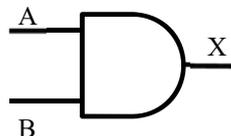
【40点】

- (1) この順序回路に必要な状態を定義して 2 進数の符号を割当て、状態遷移図を描け。
- (2) 入力および現在の状態と、出力および次の時刻の状態との関係を示す、この順序回路の状態遷移表を示せ。
- (3) 入力および現在の状態から、出力および次の時刻の状態を計算する論理式をそれぞれ示せ。
- (4) 以下の論理素子を用いて、(3)で求めた論理式をそれぞれ論理回路で示せ。



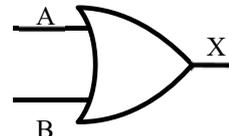
NOT 素子

A	X
0	1
1	0



AND 素子

A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

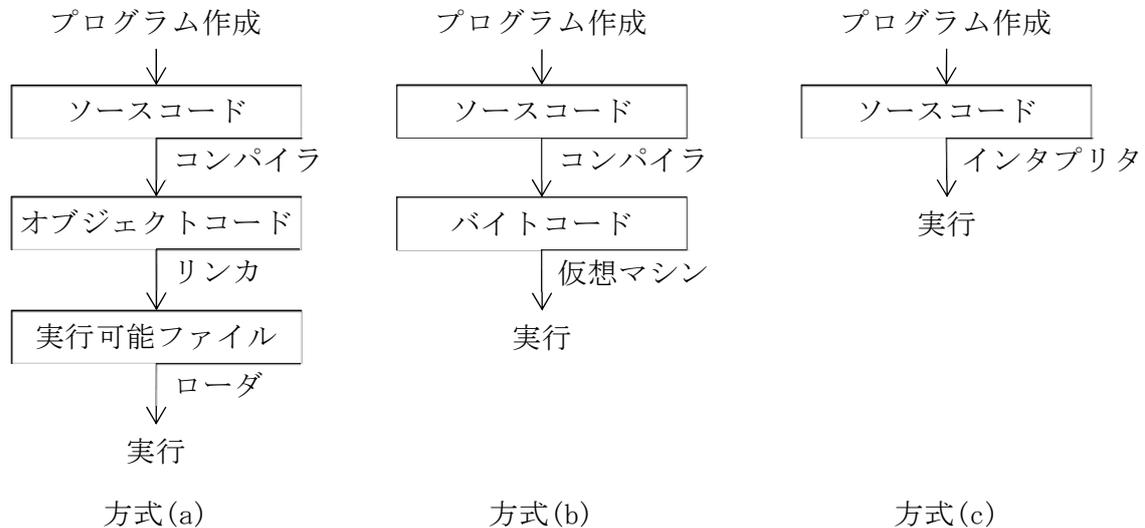


OR 素子

A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

2 プログラムの変換と実行に関する以下の問いに答えよ。

【30点】



上図はプログラムの作成から実行までの手順を示している。図中の四角形はプログラムが実行されるまでに作成されるファイルを示している。また、それぞれの矢印右側には使用するソフトウェアを示している。

- (1) 方式(a)と方式(b)を比較したときの方式(b)の利点を1つ挙げ、その理由を説明せよ。
- (2) 方式(c)と方式(b)を比較したときの方式(b)の利点を1つ挙げ、その理由を説明せよ。
- (3) 一般的に、方式(a)に対して方式(b)のプログラムの実行速度は遅い。この欠点を補うための仕組みとして **Just-In-Time** コンパイラ (JIT コンパイラ) が存在する。JIT コンパイラの動作を説明せよ。また、JIT コンパイラを用いることで方式(b)のプログラムの実行速度が改善する理由を述べよ。
- (4) 方式(a)、(b)、(c)のプログラミング言語をそれぞれ1つずつ挙げよ。

3 計算機工学に関する以下の事項について説明せよ。

【30点】

- (1) トランジスタ (transistor)
- (2) 0 への丸め (rounding toward zero)
- (3) パイプライン処理 (pipeline processing)
- (4) 排他制御 (exclusion control)
- (5) コンテナ型仮想化 (container-based virtualization)
- (6) タイムシェアリングシステム (time sharing system)