

令和元年度弁理士試験論文式筆記試験問題

〔回路理論〕

1 理想的な抵抗とインダクタで構成された回路に関する以下の問いに答えよ。

【35点】

- (1) 図1(a)に示す抵抗（抵抗値 R_1 ）とインダクタ（インダクタンス L_1 ）からなる回路において端子 AB 間の角周波数 ω でのインピーダンスを式で表せ。

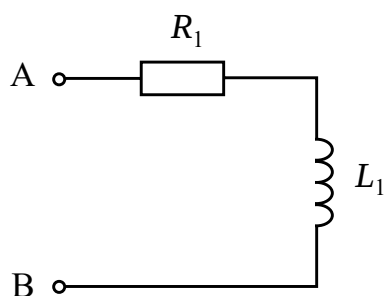


図1(a)

図1(a)の回路に抵抗（抵抗値 R_2 ）とインダクタ（インダクタンス L_2 ）を追加して図1(b)の回路を構成する。2つのインダクタの相互インダクタンスを M とする。

- (2) 図1(b)に示す回路において端子 AB 間に角周波数 ω の交流電圧 V を印加したとき、左側と右側の回路で電流と電圧の間に成り立つ方程式をそれぞれ表せ。ただし左側を流れる電流を I_1 、右側を流れる電流を I_2 とし、電流の向きは図の向きを正とせよ。

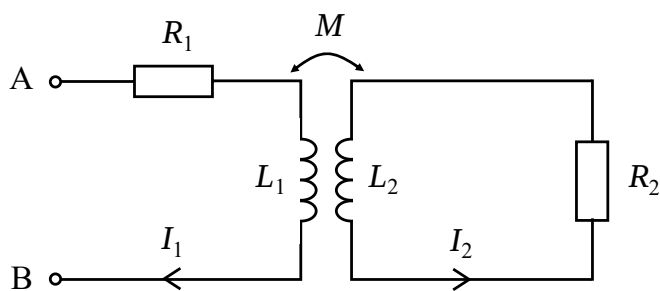


図1(b)

- (3) (2)の方程式を用いて端子 AB 間のインピーダンスを角周波数 ω を含む式で表せ。
- (4) (3)のインピーダンスの実部は実効抵抗に相当する。図1(b)の抵抗値 R_2 が可変であるとして、実効抵抗が最大となる R_2 とそのときの実効抵抗を求めよ。
- (5) 実効抵抗と R_2 の関係を表すグラフの概形を描け。

2 理想的なオペアンプと抵抗で構成された回路に関する以下の問いに答えよ。

【35点】

図2に示す抵抗(抵抗値 R_1 、 R_2 、 R_3 、 R_4)とオペアンプからなる回路において端子 A、B に電圧 V_A と V_B をそれぞれ入力し端子 C から電圧を出力する。

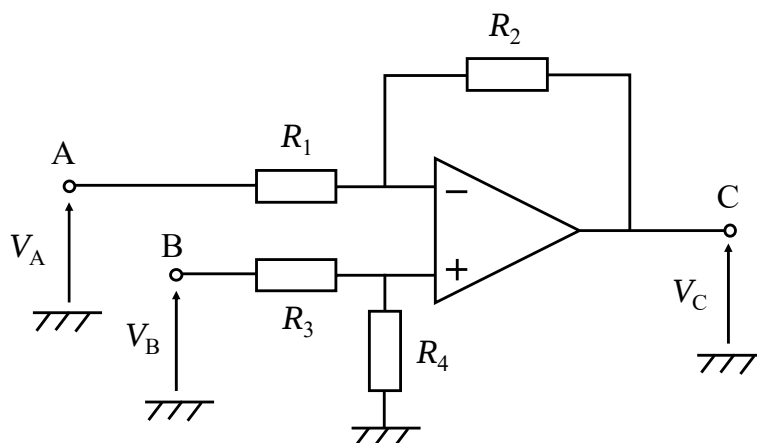


図 2

- (1) $V_B=0$ とするときに端子 C から出力される電圧 V_C を V_A を含む式で表せ。
- (2) $V_A=0$ とするときに端子 C から出力される電圧 V_C を V_B を含む式で表せ。
- (3) 端子 A、B に電圧 V_A と V_B をそれぞれ入力したときの端子 C から出力される電圧 V_C を V_A と V_B を含む式で表せ。
- (4) 図2の回路を、端子 A、B の電圧差 V_A-V_B を入力として、端子 C から V_A-V_B に比例した電圧 V_C を出力する差動増幅回路として使いたい。そのために抵抗値 R_1 、 R_2 、 R_3 、 R_4 の間に成り立つ条件式を求めよ。またその時 V_A-V_B に対する V_C の電圧増幅率を R_1 と R_2 のみを用いて表せ。
- (5) (4) の差動増幅回路の入力抵抗を R_1 、 R_2 、 R_3 、 R_4 の中から必要なものを含む式で表せ。

3 理想的な論理ゲートで構成される組合せ回路及び順序回路に関する以下の問いに答えよ。

【30点】

図3(a)に示す回路は、各1ビットの2つの選択信号 S_0 、 S_1 を用いて4つの入力信号 I_0 、 I_1 、 I_2 、 I_3 から1つの信号を選び信号 O として出力するマルチプレクサ回路である。真理値表を表3(a)に示す。

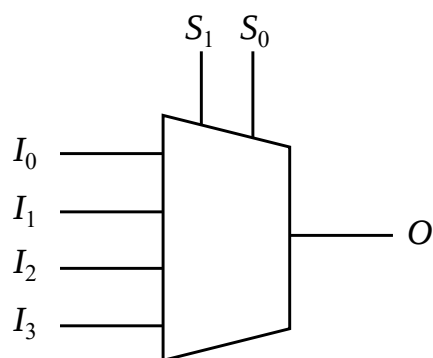


図3(a)

表3(a)

入力		出力
S_1	S_0	O
0	0	I_0
0	1	I_1
1	0	I_2
1	1	I_3

- (1) 出力信号 O を S_0 、 S_1 、 I_0 、 I_1 、 I_2 、 I_3 からなる論理式で表せ。
- (2) (1)の論理式を実現する組合せ論理回路を NOT ゲート、AND ゲート、NAND ゲート、OR ゲート、NOR ゲートの中から必要なものを用いて表せ。

クロック信号が入力されるたびに状態が遷移し、初期状態から8回クロック信号が入力されるまたはリセット信号が入力されるときに初期状態に戻るカウンタ回路を考える。8つの状態を $S_0 \sim S_7$ で表し、状態は S_0 から順番に S_7 まで遷移する。各状態は1ビットの3つの変数の値の組として割り当てる。このカウンタ回路の状態遷移表を表3(b)に示す。現状態を表す変数は Q_2 、 Q_1 、 Q_0 、次のクロック信号後の次状態を表す変数は Q_2^+ 、 Q_1^+ 、 Q_0^+ である。

(次頁へ続く)

表 3 (b)

状態名	現状態			次状態		
	Q_2	Q_1	Q_0	Q_2^+	Q_1^+	Q_0^+
S_0	0	0	0	0	0	1
S_1	0	0	1	0	1	1
S_2	0	1	1	0	1	0
S_3	0	1	0	1	1	0
S_4	1	1	0	1	1	1
S_5	1	1	1	1	0	1
S_6	1	0	1	1	0	0
S_7	1	0	0	0	0	0

(3) 次状態の変数 Q_2^+ 、 Q_1^+ 、 Q_0^+ を、 Q_2 、 Q_1 、 Q_0 とその否定の中から必要なものを用いてできるだけ簡単な論理式でそれぞれ表せ。

(4) 表 3 (b)で表されるカウンタ回路を、NOT ゲート、AND ゲート、NAND ゲート、OR ゲート、NOR ゲートの中から必要なものと 3 つのフリップフロップを用いて順序回路として表せ。ただしフリップフロップ回路は図 3 (b)に示すように、入力に D 、出力に Q 、 $\bar{Q}$ 、クロック信号入力に CLK 、リセット信号入力に RST という端子を持つものとし、現状態の変数と次状態の変数をそれぞれフリップフロップ回路の出力、入力信号に対応させて考える。

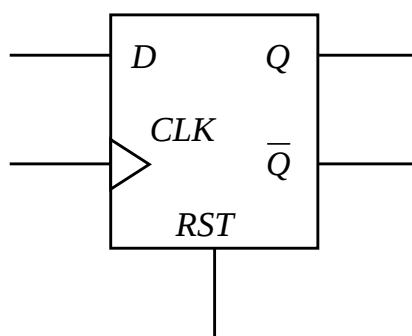


図 3 (b)