

# IT時代の実装技術 - システム・イン・パッケージ技術 - に関する特許出願技術動向調査

平成 14 年 4 月 26 日  
総務部技術調査課

## 第 1 章 SiP 技術

### 第 1 節 システム・イン・パッケージ(SiP)とは

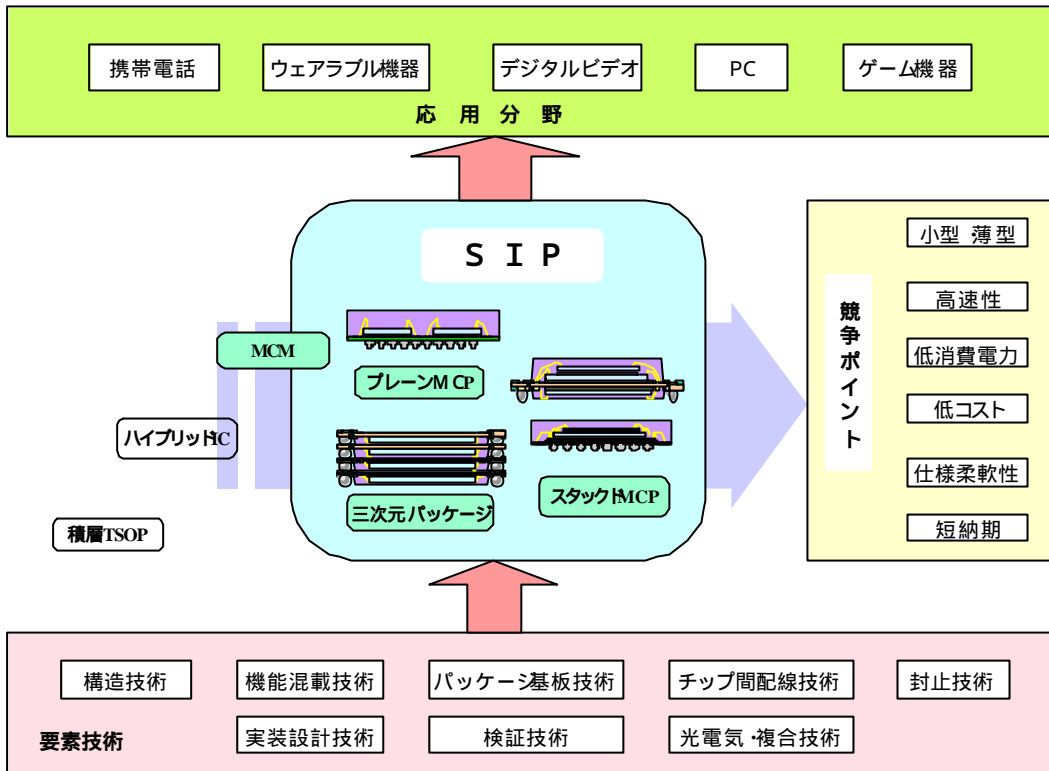
デジタルネットワーク情報社会の進化に対応してマルチメディア機器を始めとするデジタル家電や携帯情報端末を中心とした電子機器が著しく発展している。その結果、半導体に対する多機能化や高性能化に対する要求が高まり、1 チップに高度なシステム機能を詰め込んだ SoC(システム・オン・チップ)が注目を集めている。SoC は、従来ボード上で実現してきたシステムを一つのシリコン・チップ上で実現するもので、低消費電力、高性能、実装面積削減というメリットも大きく、いまや半導体ビジネスの主流となっている。

最近、SoC と同等の機能を実現する手段として注目されているのが、ここで取り上げる SiP である。SiP とは、複数の LSI を単一のパッケージに封止してシステム化を実現したものであり、最終的には、SoC と同等の機能を低コストで供給することを目指すものである。

このような考え方は古くからあり、複数の LSI や受動部品を単一のパッケージに封止するハイブリッド IC、あるいは汎用大型コンピュータの高速化を実現する手段として開発された MCM などは SiP の一種であるが、これらのハイブリッド IC、MCM は高価であり SoC に対する優位性がなく、主流技術として認知されなかった。

しかし、最近、SoC の開発期間の長期化や、様々なシステム機能を一つのチップに統合するための開発リスクが問題となり始め、SoC と同等の機能を短期間、低コストで実現できる可能性を秘める SiP が注目されている。1-1 図は SiP の技術俯瞰図であり、その要素技術、競争ポイント及び応用分野を俯瞰したものである。

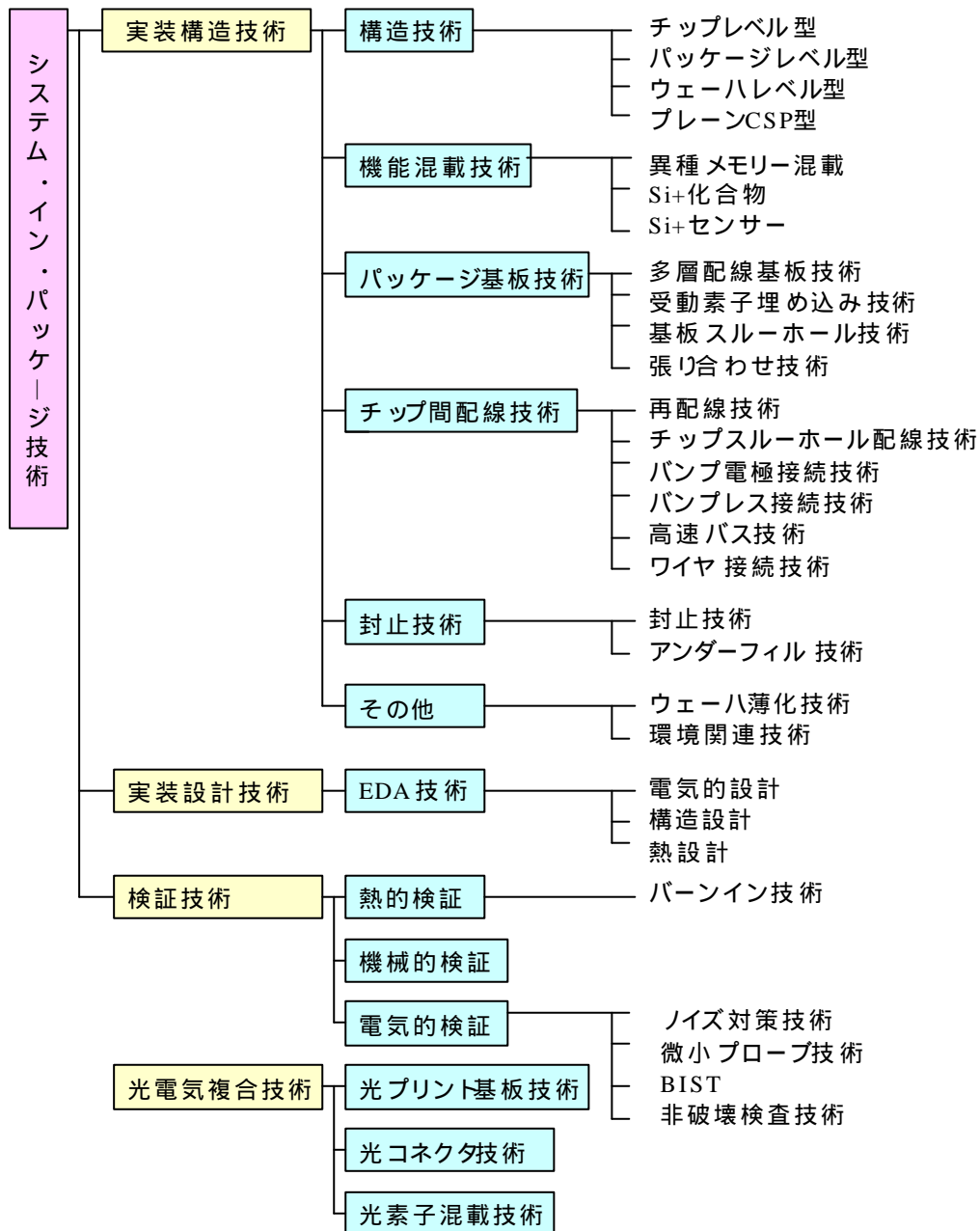
1-1 図 SiP 技術俯瞰図



## 第2節 SiPの要素技術

1-2表は、SiPの要素技術を俯瞰したものである。

1-2表 SiPの技術要素

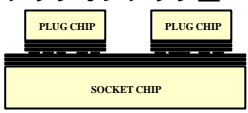
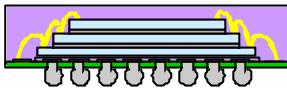
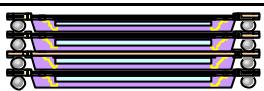
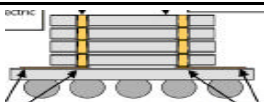
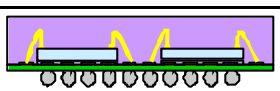


以下、主要要素技術の概要を述べる。

## 1 構造技術

1-3表に、SiPの構造とその特徴を示した。構造の違いから、チップレベル型、パッケージレベル型、ウェーハレベル型、プレーンMCP型に分けることができる。

1-3表 各種のSiPの構造

構造の型	構造図	構造の特徴
チップレベル型	チップオンチップ型 	高速化に対応。 チップの積層数に制限あり。 下のチップにダメージを与えない工夫が必要。
	チップスタック型 	低コスト。 チップの大きさに制約。 チップの積層数は最大4程度とされる。
パッケージレベル型		標準化により種々のチップに対応。 テストが容易。 低コスト。
ウェーハレベル型		上下のウェーハ間の接続が課題。
プレーンMCP型		搭載チップに制約がない。 スタック型に比較して、実装面積が大きくなるという課題あり。

## 2 . 機能混載技術

異種メモリ混載、SiLSI+化合物半導体、SiLSI+センサ等の場合がある。

## 3 . パッケージ基板技術

- (1) 多層配線基板技術：複数の配線基板をボンディングシートを用いて一括積層する方法。
- (2) 受動素子埋め込み技術：基板内に容量、抵抗等の受動素子を形成する技術である。
- (3) 基板スルーホール接続技術：電気信号を接続するため、プリント配線基板の表面と裏面を貫通するメッキされた穴の総称である。
- (4) 張り合わせ技術：多層配線基板の製造方法の一つとして複数の配線板をボンディングシート等を用いて一括積層する方法である。

## 4 . チップ間配線技術

- (1) 再配線技術：デバイスを再設計しないでボンディング・パッドを再配置する技術である。前工程完了品のウェーハ上に、Cuメッキ等を利用して再配線パターンを形成し、パッド位置を再配置する技術である。SiPでは、搭載するチップを新規に開発する場合、スタック構造に最適な様にボンディング・パッドの位置を変更できる。
- (2) バンプ電極接続技術：いわゆるフリップチップ接続(F/C接続)が含まれる。ほぼ同一のチップ積層する場合には、これまでのワイヤ接続は実現不可能であるデバイスをフェイスダウンで直接基板に実装するため、あらかじめデバイスのパッドにバンプを形成して基板に密着させ、アンダーフィルを流し込んで固定する。これにより同一、同サイズのチップ同士の積層が可能となる。

(3) **バンプレス接続技術**：1～10 $\mu$ mのピッチで、バンプを使わずに常温でチップと基板間、またはチップ間の接続を行う技術をいう。バンプをなくすのは10 $\mu$ m以下の微細な接合では基本的にバンプが使えないこと、および異種材料をバンプ間に介在させないためである。

(4) **高速バス技術**：高速・大容量化に伴う信号層数の増加及び基板サイズの増大を抑制し、かつLSI間のバス配線を短縮する技術である。

(5) **ワイヤ接続技術**：古くからパッケージの接続技術の主流として使われているが、高密度・高速度化の進展に伴い、ワイヤが互いに接触しないようなループ形状の制御やチップ上へのダメージを軽減する方法の他、10 $\mu$ mピッチの接続の可能性が検討されている。

(6) **封止技術**：樹脂封止、アンダーフィル技術がある。プラスチックパッケージのモールド樹脂封止技術は成熟技術であるが、チップサイズの縮小に伴うロングワイヤ化、狭ピッチ化に伴うワイヤの細線化に対応する成形性の向上等の材料特性の向上の開発や樹脂材料を効率的に使用し材料の低減を図るための成形金型の開発等がある。

## 5. その他

(1) **ウェーハ薄化技術**：従来のスタックMCPには200 $\mu$ mのものが使用されているが、さらなる小型化を目指し100 $\mu$ m程度までの薄型化技術の改良がなされている。

(2) **環境関連技術**：鉛公害若しくは大気汚染等の地球環境問題に効果的に対応する技術である。

## 6. 実装設計技術

EDA技術を中心とした電氣的設計、構造設計、熱設計技術が含まれる。

EDA(Electronic Design Automation)とは、各種エレクトロニクスシステムやそれを構成する半導体、プリント基板の設計を自動化する技術であり、一般にはCAD(Computer Aided Design)と言われるが、多くの分野でCADが活用されており、半導体・プリント基板設計を中心とした電子系CADがEDAと言われる。CPU/DSP、アナログ/デジタルやメモリを集積した付加価値の高い、高機能、高性能なシステム全体を1つのパッケージに実現するSiPは1つのチップに実現するSoCとは設計手法において異っている。

## 7. 検証技術

SiPでは、上記の技術課題も重要であるが、最大の課題はいかにSiPの品質を保証するかということである。

(1) **熱的検証**：主要なものとしてウェーハ状態で行うバーンイン・テストがある。バーンイン・テストとは、LSIの初期不良を加速させて除去するために高温下で電圧をかける処理である。ウェーハ・バーンインを実現するにはウェーハ上の電極にプローブ端子を確実にコンタクトさせるプローブ・カード技術が必要である。

(2) **機械的検証**：パッケージ全体の機械的な歪みの除去は、SiPの信頼性を確保するために重要である。

(3) **電氣的検証**：ノイズ対策技術、微小プローブ技術、BIST(Built In Self Test)、非破壊検査技術が主要なものである。

**ノイズ対策**：高密度、高速化に伴い信号遅延、信号反射、クロストーク等のノイズの問題が生じる。対策として特性インピーダンスの整合をとるためにグランド電極と信号電極間にマイクロストリップ線路を設ける方法等がある。

**微小プローブ技術**：完成したウェーハ上の一個一個の IC チップの電気特性を調べるための探針であり、上述のバーンイン技術の開発にも必須の技術である。チップ配線の微細化に伴いプローブの微細化技術が進展しており、ウェーハ一括コンタクトを目指す、探針を配置したカードであるプローブカードも含まれる。

**BIST**：チップ内部にテストパターンを生成する回路と判定データを圧縮する回路を組み込む LSI テスト技術の一つであり、テスト・コストの引き下げ、テスト品質の向上に利点がある。テストピン数が増大しテスト時間が限界にきている現状において、次世代のテスト設計手法として注目される技術である。

**非破壊検査技術**：デバイスを破壊することなく完全な検査を可能とする装置技術あるいはデバイス構造技術等がある。

## 8 . 光電気・複合技術

テラビットクラスのルータ等の情報機器、情報家電に対応すべく光実装基板技術の確立に向けた開発研究が行われており、光プリント板技術、光コネクタ技術、光素子混載技術があげられる。

(1) **光プリント基板技術**：光電気三次元実装構造では、配線長が長くなるため損失の少ないファイバボードの検討等の技術開発が進行中である。

(2) **光コネクタ技術**：光プリント板と光 MCM の接続に必要な技術である。

(3) **光素子混載技術**：IC チップ、光ダイオードを Si 基板上に混載する技術である。

以上の各要素技術は、SiP 技術開発における研究開発テーマである。

## 第3節 競争ポイント

競争ポイントとしては、以下のものを挙げることができる。

多機能化	小型・軽量化	高速化	低消費電力
短納期化	仕様柔軟化	低雑音化	放熱性
高信頼化	低価格化		

## 第4節 動向の分析軸

SiP 技術の動向分析において、前節までの各研究開発テーマと競争ポイントを軸に行う。

## 第2章 動向

### 第1節 SiP 市場

#### 1. 概況

SiP 市場を先ず牽引したのは携帯電話用メモリへのチップスタック型の採用であるが、現時点では未だその将来性を見通せる部分が含まれている SiP 市場データとしてはまとめられてはいない。SiP は今後は携帯型の民生用電子機器や高性能コンピュータ、ネットワーク機器等の応用製品にも採用されていくと見られる。これらの機器は、今後も国民生活の IT 化の進行に伴い長期的視野では市場拡大が続くとみられる。よって SiP を採用する可能性の高い応用製品の市場の概要を調査する。

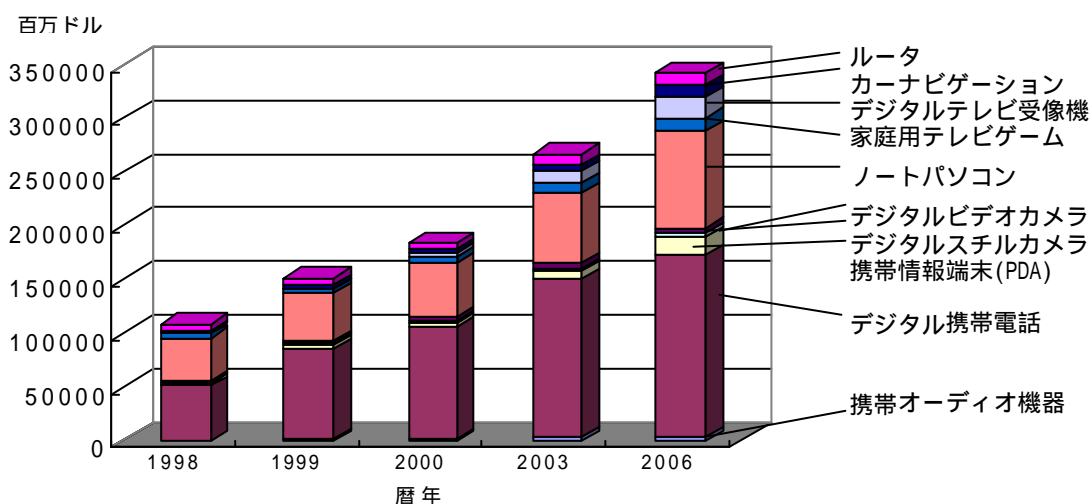
しかし、短期的には 2001 年半ばより市場は踊り場であり、継続的な右肩上がりは見込めない状況である。応用製品に SiP を採用するか、SoC を採用するかは、個々の製品によって判断が異なる。応用製品に求められる機能、性能、価格などの要素が考慮された上で、最適の形態が採用される。

応用製品の競争力を高める為に SiP の貢献度が高いポイント即ち、競争ポイントとして捉える。即ち、SiP を採用した応用製品が、その競争力を高め市場拡大へとつながるための方向性を競争ポイントを視点として分析する。

#### 2. 応用製品

2-1 図に SiP を採用する可能性の高い応用製品の需要予測を金額ベースにて示す。

2-1 図 応用製品の需要予測



資料： 世界の電子機器と半導体市場の中長期展望 2000(社団法人 日本電子機械工業会)

2000年、2003年、2006年は予測値

ウェアラブル機器、携帯オーディオ機器からノートパソコンまでの、小型で携帯性の高い機器においては、SiP による実装面積の削減による小型化・軽量化のニーズが今後とも高いものと見られる。大容量化に対応した複数メモリーをスタックした MCP が中心であるが、今後はロジックとメモリーやアナログとデジタルの混載も重要となる。例えば、携帯電話や

無線機能を有する携帯情報端末などではアナログの RF 受動回路とメモリーやロジック等のデジタル回路を一つのチップに統合して、さらに小型化を図る動きが見られる。また、ノートパソコンでは、バッテリーや液晶ディスプレイの制御用に、マイコンとアナログや高耐圧 IC とのワンパッケージ化も行われつつある。

一方、デジタルスチルカメラ、デジタルビデオカメラ、デジタルテレビ受像機などの大容量画像データを扱うシステムでは、SiP によってワンパッケージ化することで、メモリーとロジックとの間で画像データを高速転送することができる。また、家庭用ゲーム機も、より現実に近い映像を実現する方向にあり、そのための高速画像処理に SiP の高速性が貢献できるものと見られる。

カーナビゲーションについては、国家的なプロジェクトである ITS(Intelligent Transport System)の車載機器の中核にあるという位置づけのため、機能が次々に拡張するので SiP のもつ開発期間の短縮、仕様変更への柔軟性にニーズがある。

さらに、ルータやサーバなどのハイエンドの情報機器については、超高速処理に対応できるパッケージが求められる。

### 3. ビジネスリーダー

SiP の事業化に関する、日米アジア各地域の企業の状況をチップレベル型における例をとって 2-2 表に示す。

2-2 表 日米アジア企業の SiP 事業化状況 チップレベル型

		1997	1998	1999	2000	2001
日本企業	1					
	2					
	3					
	4					
	5					
	6					
	7					
	8					
米国	大手 サブコン					
アジア企業	1					
	2					
	3					
	4					

各種情報を基に作成  
：量産開始時期

日本企業は参入社数が多く、量産開始時期も早い。米国企業ではサブコンの事業化戦略が見られる。又、アジア各国の企業のチップレベル型メモリへの参入が見られる。

### 4. 市場の状況

(1) 市場では、2001 年の環境変化やアジア各国の追撃等により、日本は厳しい競争を強い



られる局面にある。

(2) 然し日本の強みは、携帯型の民生用電子機器、デジタル家電等の応用製品の持つ競争力の強さであり、それを支えている半導体技術の存在である。さらにはそれらの強みは高性能コンピュータ、ルータやサーバなどのハイエンドの情報機器においても発揮される事が望まれる。実装技術は、これらの応用製品の形を作る技術であり SiP はその一翼を担う有力な位置づけである。

(3) 応用製品の競争力を高める SiP の競争ポイントは、小型・軽量化、高速化、低消費電力化、短納期化、仕様柔軟性、低雑音性等である。

(4) 独自の技術による競争力の強化が重要になる。

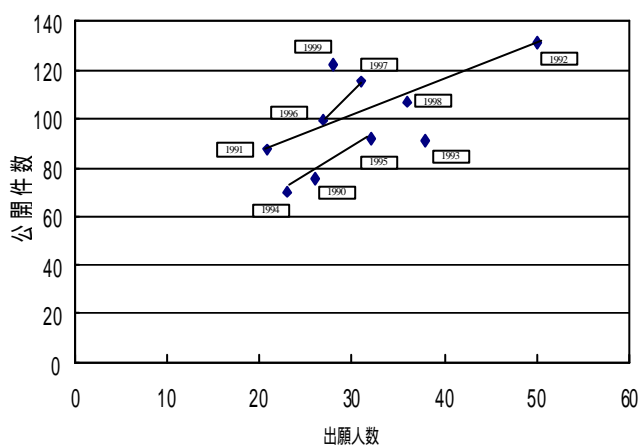
## 第2節 特許動向よりみた技術の発展状況

### 1. 世界の特許動向

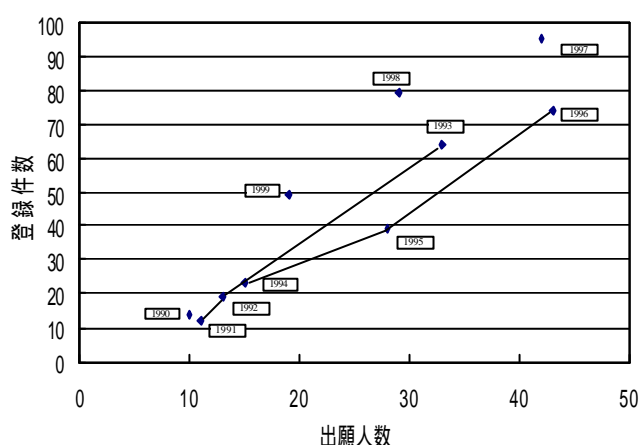
SiP に関連する特許について抽出<sup>1</sup>を行い、世界の動向を分析した。出願人数と出願件数の年別推移をみると、SiP 技術開発の拡大が起こった時期は、日米ともに 1991 年から 1993 年、及び 1994 年から 1996 年にある点で共通している。

その状況を 2-3 図、2-4 図に示す。欧州においても同様な傾向である。

2-3 図 SiP 関連日本出願の  
出願人数に対する出願件数



2-4 図 SiP 関連米国出願の  
出願人数に対する出願件数



### 2. 各地域における動向

#### (1) 特許の抽出

SiP に関する日本特許を抽出し動向分析を行った。又、米国、欧州、アジアの各地域においても同様分析を行い日本特許の動向分析結果と比較した<sup>2</sup>。

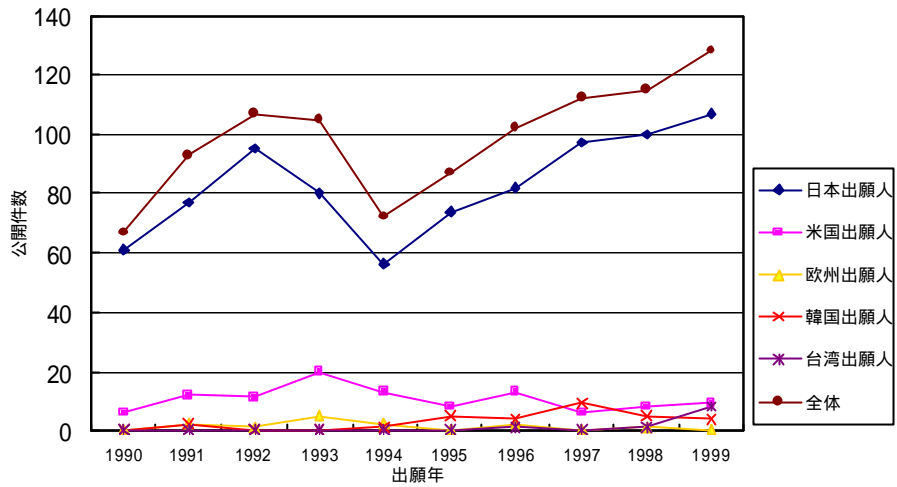
#### (2) 日本の特許動向

2-5 図に公開件数推移を出願人国籍別に示す。1992 年にピークがあることが特徴的であるが、1995 年以降公開件数は増加の一途をたどりこの分野への注目度の高さを示している。

<sup>1</sup> 特許の抽出方法は末尾参照

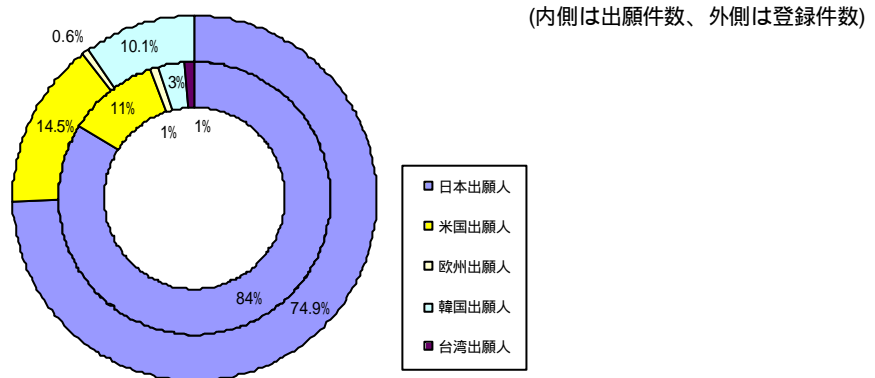
<sup>2</sup> 特許の抽出方法は末尾参照

2-5 図 公開特許件数推移(995件 出願年 1990-1999)



2-6 図に公開特許及び登録特許の出願人の国籍分布、公開件数比、登録件数比を示す。日本人出願は出願件数比 84%、登録件数比 74.9%であるが、米国は各々11%、13%、韓国は 3%、10%となり、米国、韓国人出願は登録件数比では増加し、日本人出願は減少する。

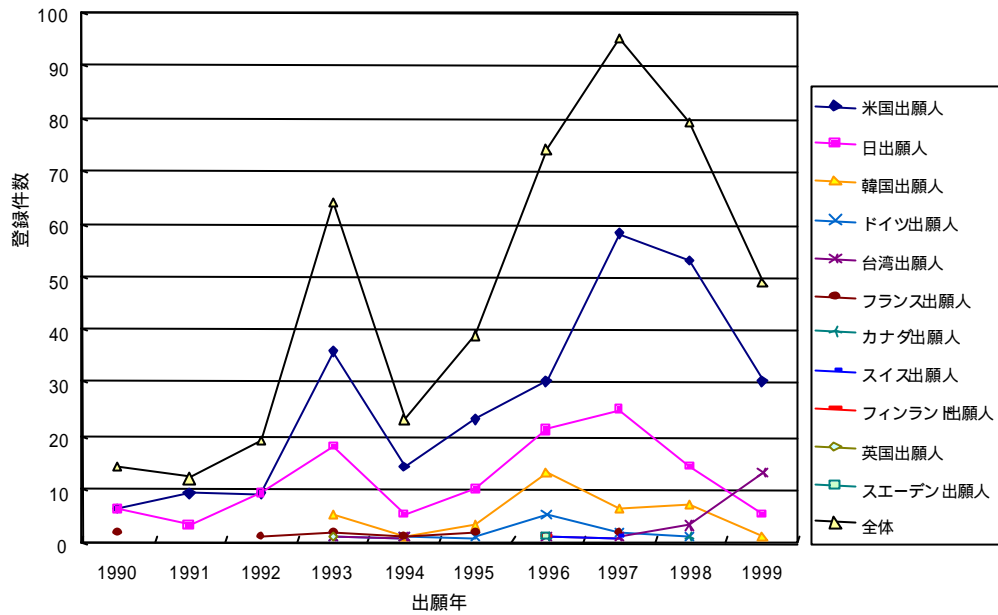
2-6 図 日本出願件数と登録件数の出願人分布比較



### (3) 米国の特許動向

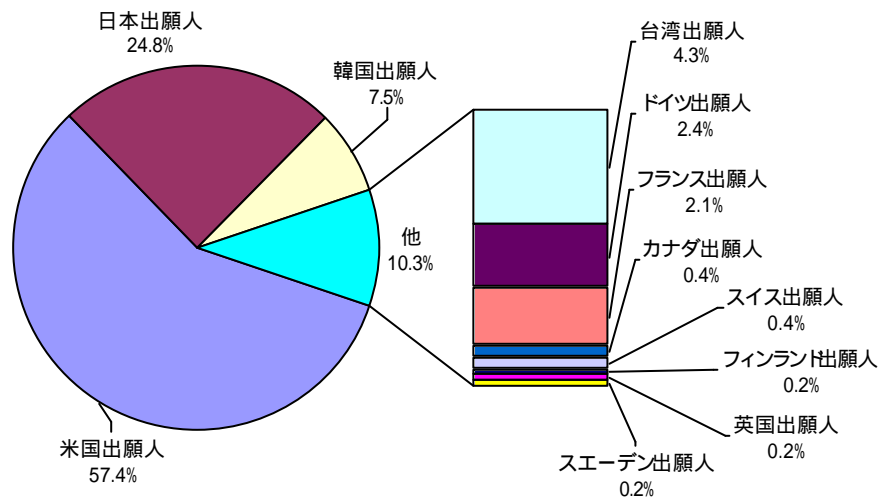
2-7図に米国特許件数の推移を出願人別に示す。1998年以降の登録件数は参考値であるが、全体件数は年々増加傾向にあることが分かる。特に米国出願人の増加が目立つ他、韓国、台湾の登録も徐々に増えつつある。

2-7 図 米国特許件数推移(468件 出願年 1990-1999)



2-8 図に出願人分布を示す。日本人出願は 24.8%を占め、この分野は一定の地位を占めていることが伺える。

2-8 図 米国特許の出願人分布(468件 出願年 1990-1999)

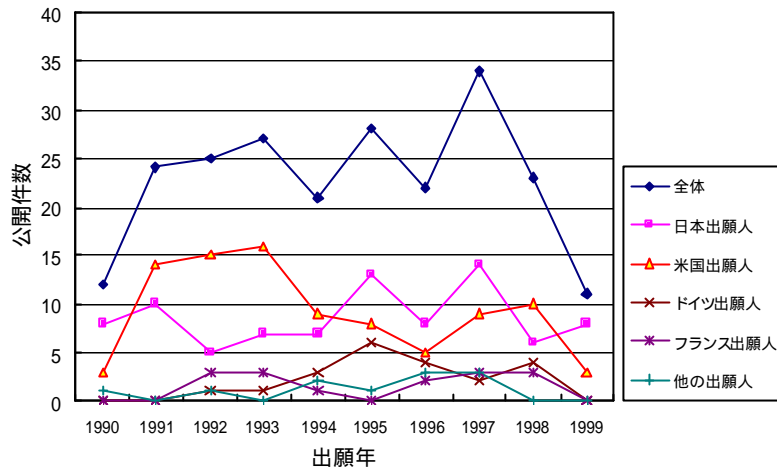


#### (4) 欧州の特許動向

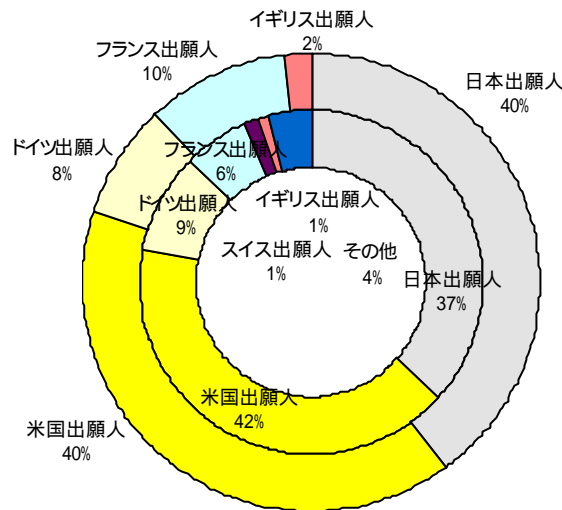
2-9 図に欧州公開特許出願の件数推移を、2-10 図に出願人分布を示す。

漸増傾向は見られるが、各国出願人とも著しい増加は見られない。日本出願人の占める割合は出願、登録とも 4 割を占め米国と並ぶ。

2-9 図 欧州特許出願の件数推移 (238 件 出願年 1990-1999)



2-10 図 欧州出願の出願人分布 (内側は出願件数、外側は登録件数)



### (5) アジアの特許動向

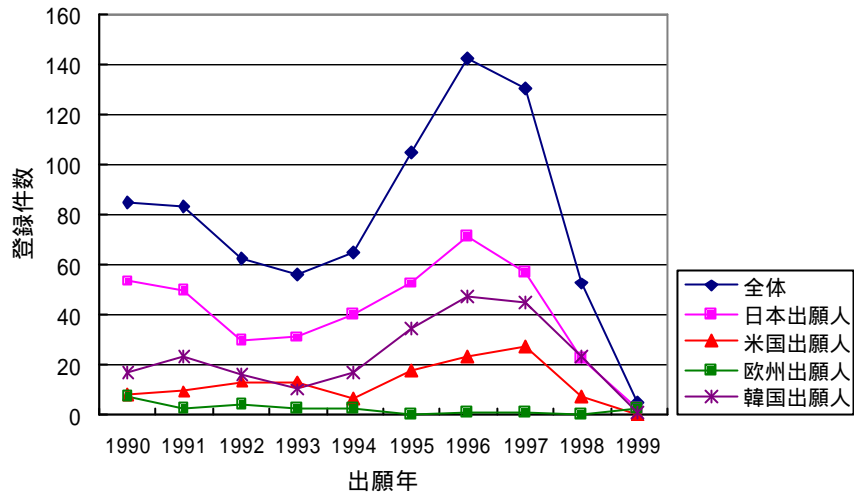
三極比較項目に関するテーマ全体等調査のための検索式(末尾参照)と同様の、IPC に基づく検索によりアジアにおける動向を分析した。なお、韓国、台湾については、あくまでも全体動向の概略を把握するために、日米欧の第1次ステージに該当するレベルの検索結果を用いている<sup>1</sup>。韓国特許の件数推移を 2-11 図に、出願人分布を 2-12 図に示す。台湾特許の件数推移を 2-13 図に出願人分布を 2-14 図に示す。

韓国特許の件数推移は、日米欧と同様である。台湾特許は近年になって増加している。

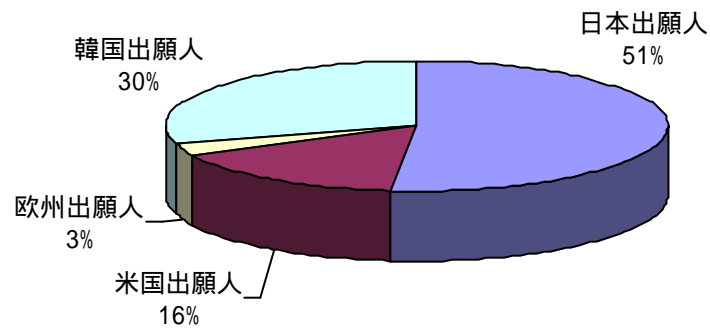
台湾特許では、米国出願人の割合が大きく日本出願人と同等を占め、米国が韓国より台湾をより重視している傾向が明確である。件数推移を見ると日米共に、台湾特許の取得に動きだしたのは 1995 年以降であり、近年の台湾重視の姿勢が顕著になっているという状況が見られる。

<sup>1</sup> 検索式 (IC=(H01L-023?52? OR H01L-025) OR (IC=(H01L-027?14? OR G01R-031?28? OR G06F-017?50?) AND PACKAG?))

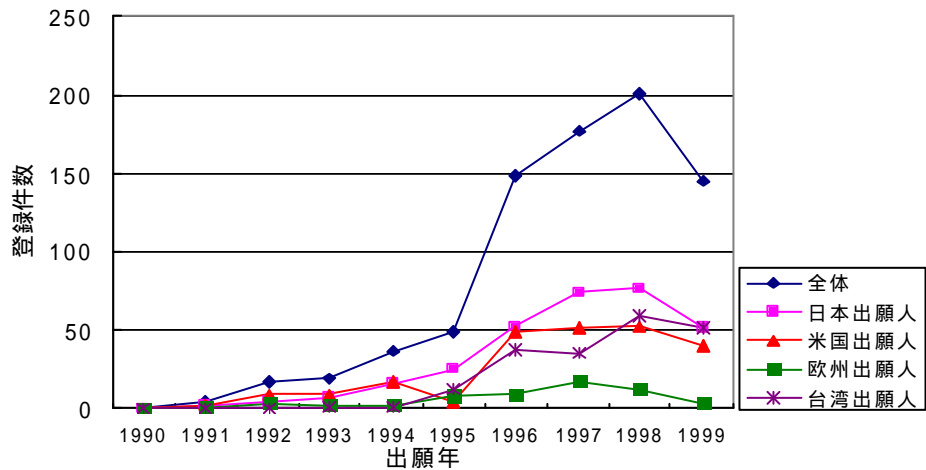
2-11 図 韓国特許の件数推移(785件 出願年 1990-1999)



2-12 図 韓国特許の出願人分布(785件 出願年 1990-1999)

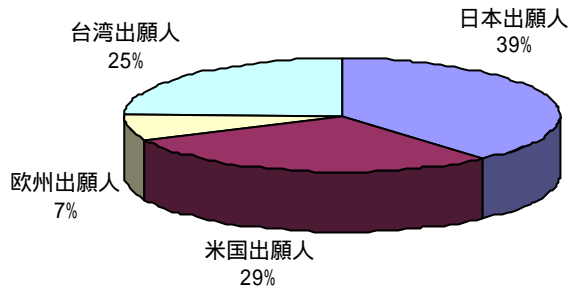


2-13 図 台湾登録特許の特許件数推移(797件 出願年 1990-1999)



注)1990-1992 はデータ収録開始前のため不完全データを含む。

2-14 図 台湾登録特許の出願人分布(797件 出願年 1990-1999)



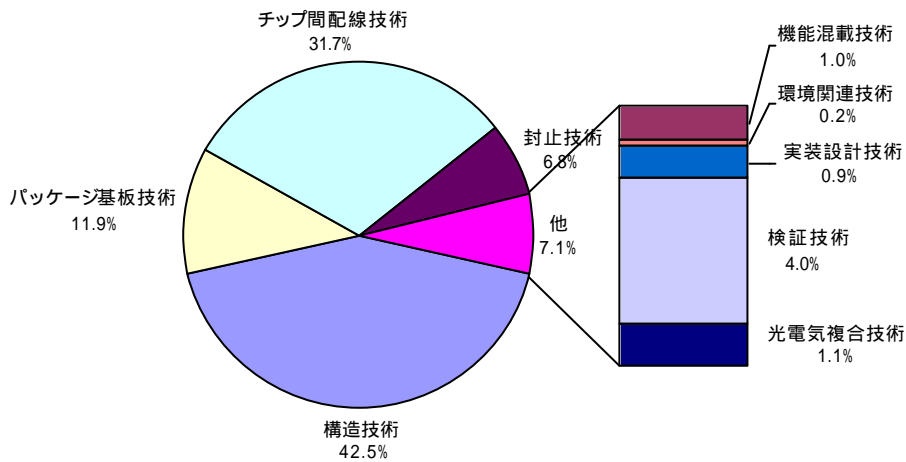
### 3. 特許より見た技術の発展状況

#### (1) 研究開発テーマ

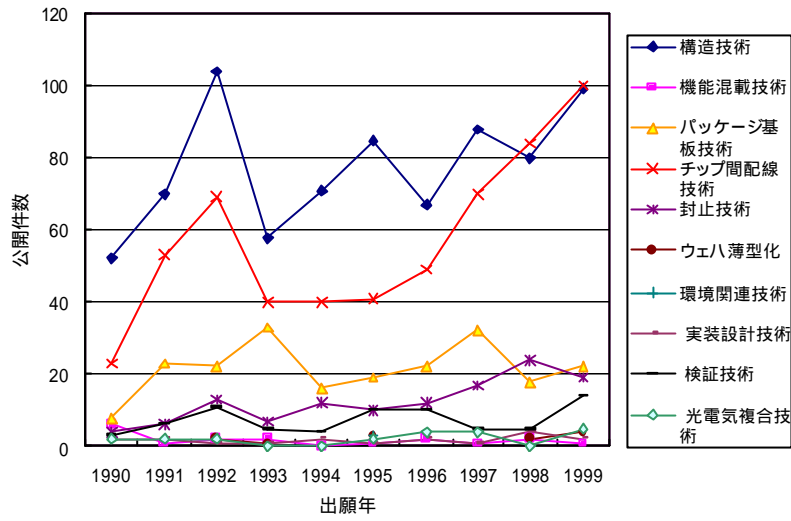
2-15 図に研究開発テーマ別件数分布、2-16 図にその推移を示す。構造技術、チップ間接続技術、パッケージ基板技術の割合が多い。件数推移をみるとチップ間配線技術の件数の増加が著しいのに対し、パッケージ基板技術に増加傾向は見られない。

最多の構造技術について、2-17 図にその内訳を件数の推移でみると、チップレベル型の件数が、著しい増加傾向を示す。近年チップレベル型パッケージが注目され、そのチップ間接続技術を中心に開発が進められていることが伺える。

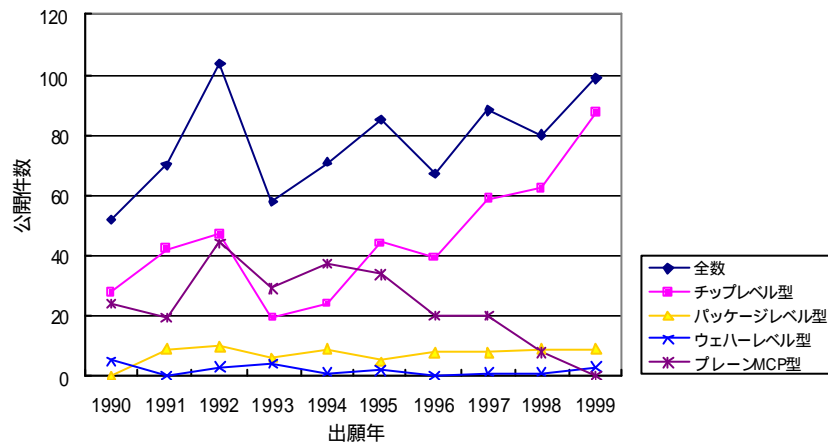
2-15 図 日本特許 公開件数の研究開発テーマ分布(995件 出願年 1990-1999)



2-16 図 日本特許 公開件数の研究開発テーマ別推移(出願年 1990-1999)

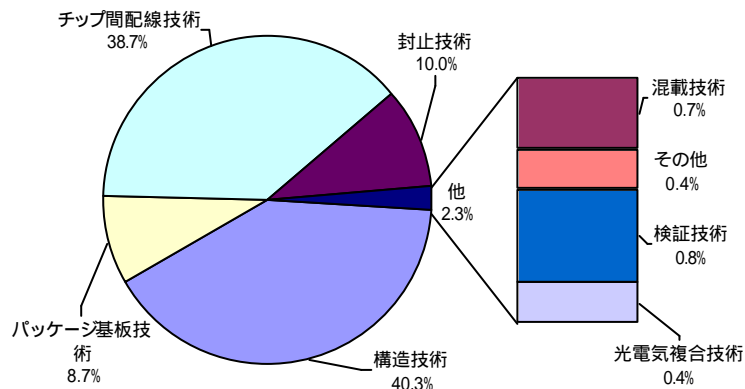


2-17 図 日本特許 公開件数の構造の型別件数推移(出願年 1990-1999)

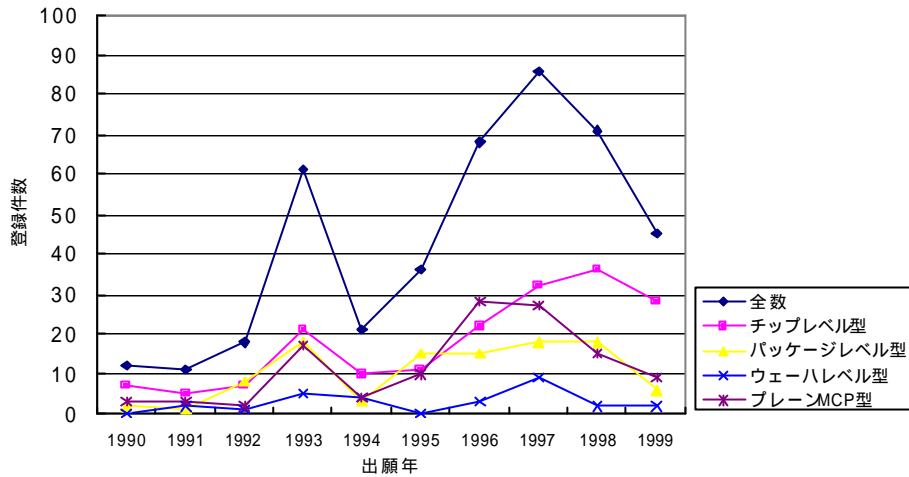


同様の傾向は日本だけではなく他地域でも見られる。2-18 図、2-19 図に米国特許における例を示す。

2-18 図 米国特許の研究開発テーマ分布(468 件 出願年 1990-1999)



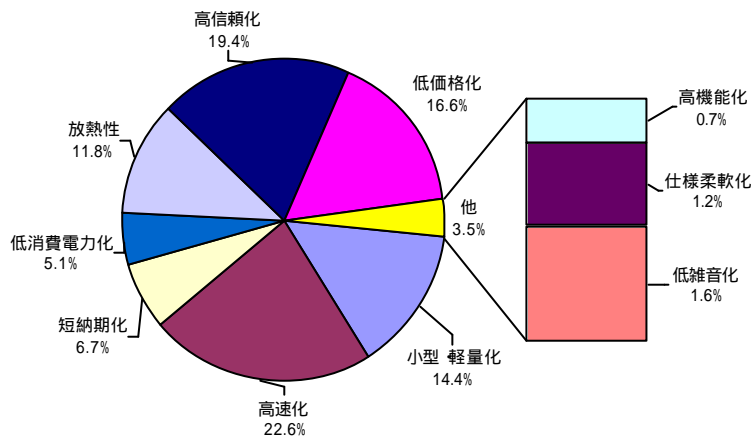
2-19 図 米国特許-構造の型別件数推移(468件 出願年 1990-1999)



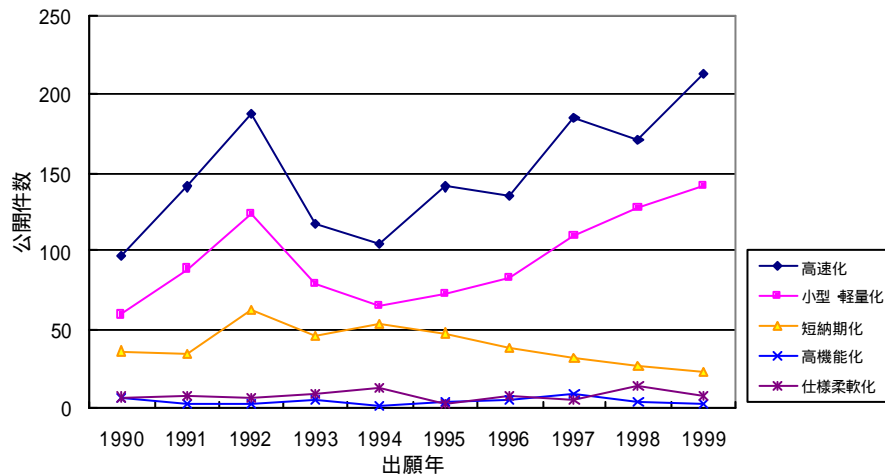
(2) 競争ポイント

2-20 図に、日本公開特許における競争ポイントの件数分布を、2-21 図にその推移を示す。高速化、高信頼化、低価格化、小型・軽量化、等を重視して技術開発が行われてきたことが伺える。

2-20 図 日本公開特許における競争ポイント分布(995件 出願年 1990-1999)



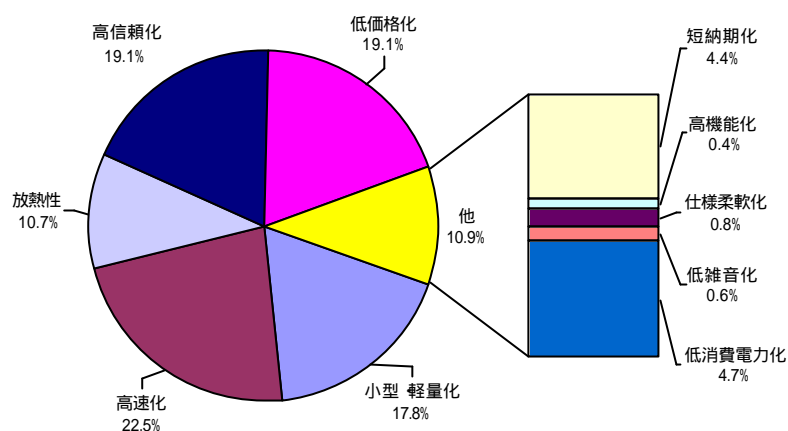
2-21 図 日本公開特許における競争ポイントの件数推移(995件 出願年 1990-1999)





米国特許における競争ポイントの分布を 2-22 図に示す。日本と同様の傾向である。

2-22 図 米国特許における競争ポイントの分布(468 件 出願年 1990-1999)



### (3) 技術の発展状況

SiP の構造では、プレーン MCP から、チップレベル型へ推移している。

それとともに、チップ間配線技術を中心に開発が進められてきた。

パッケージ基板技術に増加は認められない。

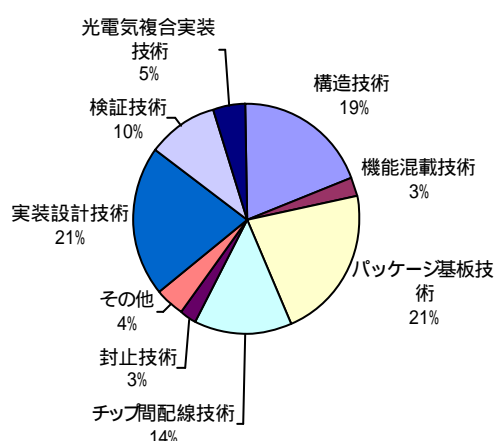
重視されている競争ポイントは、高速化、高信頼化、低価格化、小型・軽量化、等である。

## 第3節 研究開発動向

### 1. 論文の動向

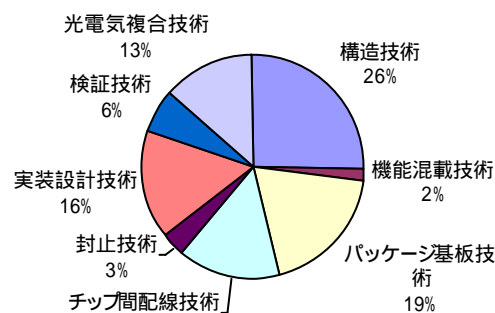
SiP に関する論文動向を 2-23 図 ~ 2-26 図に示す。

2-23 図 英語論文の研究開発テーマ別分布



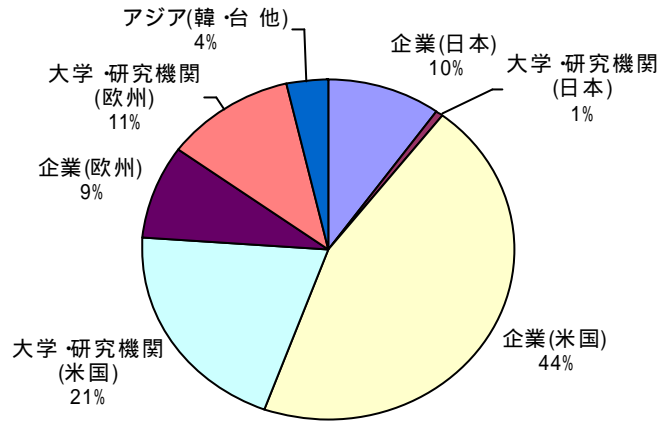
(1990-2000 1088 件の分析)

2-24 図 日本語論文の研究開発テーマ別分布



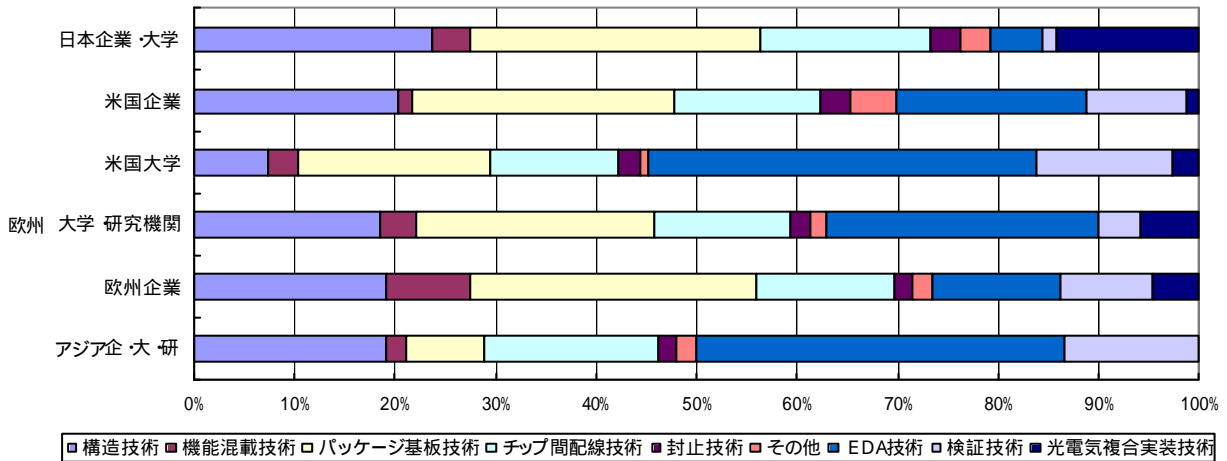
(1990-2000 256 件の分析)

2-25 図 英語論文の発表組織(企業・大学・研究機関)別内訳



(1990-2000 1088 件の分析)

2-26 図 英語論文の発表組織別要素技術の比較



## 2 . 研究開発の動向

チップレベル型の論文即ち三次元実装技術開発の増加傾向がある。(構造技術の分布は2000年に発表された論文の範囲では22%と2-23図の分布より多く、且つチップレベル型が40%を占める)

論文の比率が高い研究開発テーマは、パッケージ基板技術(多層基板技術)、チップ間配線技術(再配線技術、チップスルーホール技術、バンプ電極技術、ワイヤ配線技術)、実装設計技術(電気設計技術)である。

日本語の論文では、構造技術及び光電気複合技術の比率が英語論文より高い。実装設計技術の論文比率は高いが、特許では少ない。

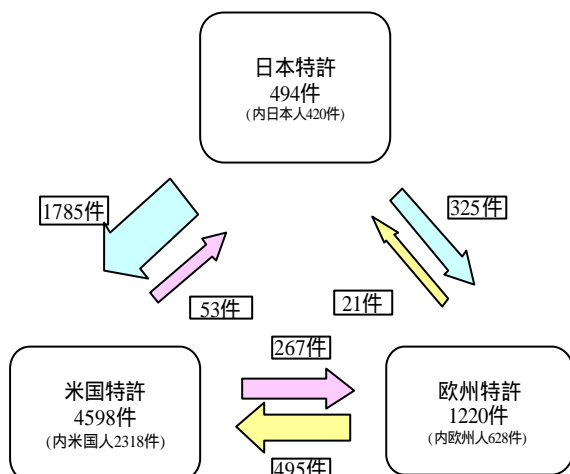
### 第3章 日本の競争力

#### 第1節 技術開発競争力

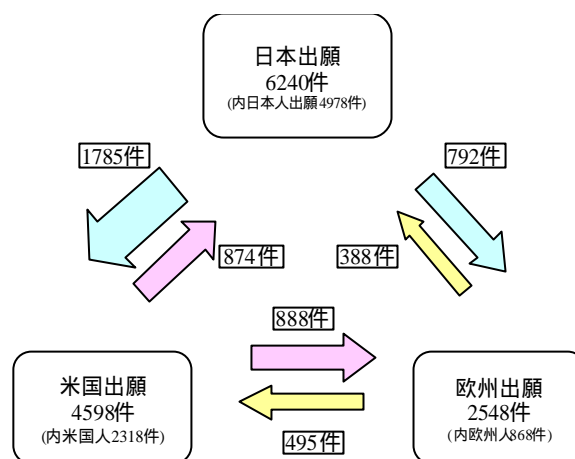
##### 1. 特許-三極の比較

3-1 図及び 3-2 図は、特許取得及び特許出願件数を、日米欧三極間の比較としてみたものである<sup>1</sup>。

3-1 図 三極の特許取得件数  
(出願年 1990-1999 累計)



3-2 図 三極の特許出願件数  
(出願年 1990-1999 累計)



米国出願に関しては米国人が約 50%、欧州出願では欧州人の割合が 40%であるのに対し、日本出願では日本人の割合が 75%ときわめて高い。また日本人の出願は欧州 792 件に対し米国に 1785 件と米国に偏重している。米国が日本と欧州にほぼ同等に出願しているのと対象的である。これらの結果より、日本は国内に留まらず国際的な視野にたった出願及び権利化を心がける必要があるように思われる。

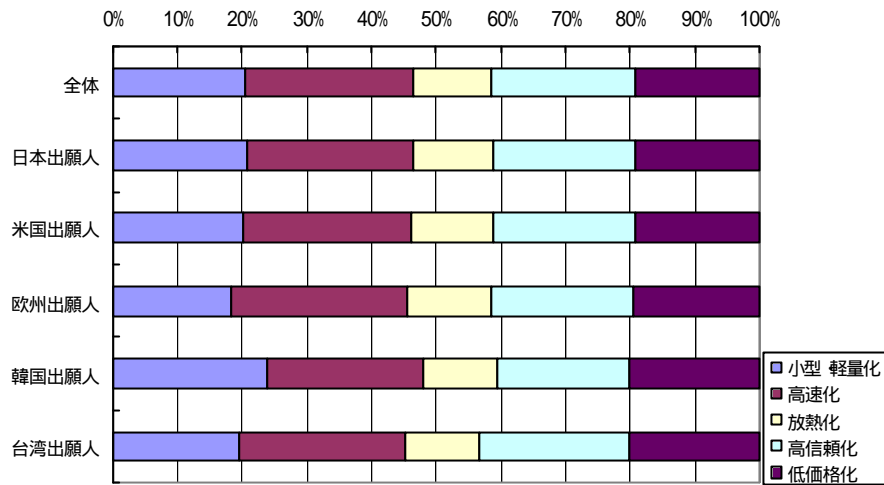
##### 2. 特許よりみた競争力

3-3 図に米国特許における競争ポイントの出願人国別比較を示す。全体動向からは、低コスト化の比率が約 20%程度に抑えられており、SiP における技術開発の方向性は、高付加価値化を目指している傾向が伺える。また、出願人国別からは、韓国における小型・軽量化、台湾の高信頼化への分野に、多少注力傾向が見られるものの、日米欧とも、ほぼ、全体傾向と等しいことから、技術開発傾向に地域差というものは、見受けられない。

この結果から、SiP 分野における技術開発はグローバルコンペティションにさらされていることを自覚する必要がある。すなわち、日本企業を含めたどの地域の企業であっても、国際的に競争力のある技術開発が求められている。また、技術移転という意味では、世界各地に、技術移転あるいは技術導入できる可能性のある企業の存在を裏付けた結果ともいえる、当然のことながら技術移転を効果的に行うための特許制度の活用についても、グローバルな戦略が必須となる。

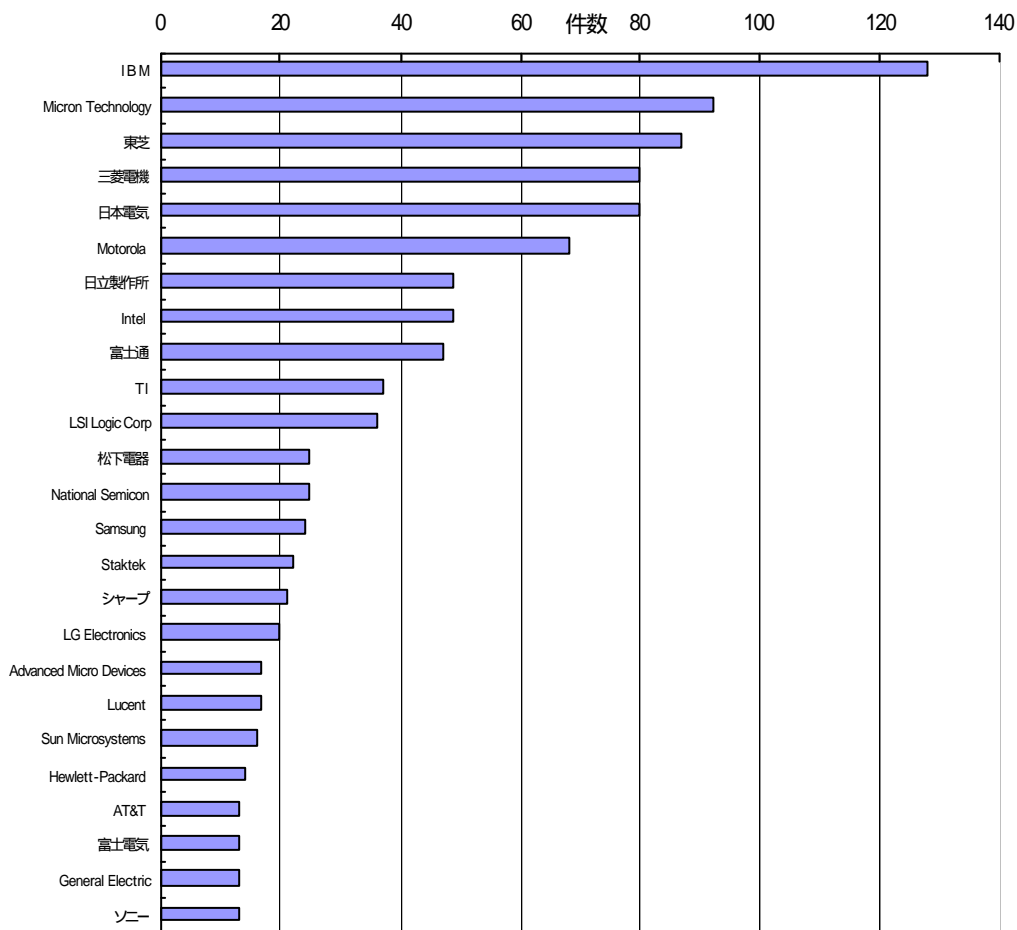
<sup>1</sup> 特許の抽出方法は末尾参照

3-3 図 米国特許における競争ポイントの出願人別比較(468件 出願年 1990-1999)



3-4 図に示す、SiP 周辺特許を含む米国特許<sup>1</sup>出願人ランキングでは、IBM、Micron の米国企業が 1 位、2 位を占める中で日本の半導体企業が上位にある。

3-4 図 SiP 周辺特許を含む米国特許出願人ランキング(1705件 出願年 1990-1999)



<sup>1</sup> 特許の抽出方法は末尾参照

米国特許において日本は、主要な競争ポイントで一定の比率を有しているが、全体(パッケージング)の出願分野の傾向をみると、図示はしないが、試験、設計等の関連分野では米国出願人との格差が見られた。

### 3. 日本の技術開発競争力

- (1) 米国特許において、日本出願人の特許件数では、近年の低下傾向があるものの米国出願人に次ぐ件数である。
- (2) 日本は、主要な競争ポイントで一定の比率を有しているが、試験、設計等の分野では米国出願人との格差がある。
- (3) アジア諸国においても日本出願人の件数は米国並み又はそれ以上と多いが、分類別では半導体装置そのものが多い。今後より幅広い分野の出願が望まれる。
- (4) 日本企業の論文数は他と比較すると、構造技術、パッケージ基板技術、光電気複合実装技術の比率が多い。
- (5) チップ間配線技術は全体に似通った比率である。
- (6) 比率が低いのは EDA 技術である。EDA 技術の比率は、米国大学、欧州大学・研究機関が高い。
- (7) 上記(2)、(4)、(6)で述べた傾向と、第2章 第1節 4.(3)で述べた応用製品の要求より、日本においては今後はよりシステム指向の技術開発が必要である。

## 第2節 産業競争力

日本の SiP 技術は特許面では世界のレベルで通用し、それを生かして事業面では先行している。

携帯型の民生用電子機器、デジタル家電、高性能コンピュータ、ネットワーク機器などへの SiP の採用は始まったばかりであり、今後の IT 化の進行に伴い更なる市場拡大が予測できる。しかしながら、2001 年には大きな環境変化があり IT 市場の見直しが迫られている。

さらに、特許面の、米国出願の増加、韓国、台湾の追い上げの傾向や、事業面での、アジア諸国の企業によるチップレベル型メモリへの参入による価格面での追撃等、日本は厳しい競争を強いられる局面にある。

しかし、日本は、応用製品に競争力があり、それを半導体技術が支えるという産業構造をもつ点で強みがある。その強みは高性能コンピュータ、ルータやサーバなどのハイエンドの情報機器においても発揮される事が望まれる。また、応用製品の競争力は SiP の競争ポイントのなかでも、小型・軽量化、高速化、低消費電力化、短納期化、仕様柔軟性、低雑音性等により高められるが、中でも短納期化、仕様柔軟性等の特徴を生かした技術により競争力が高められ、即ち産業競争力の向上が実現される。

今後は、このような産業構造の強みを生かす先進国市場戦略と新規有望市場且つ生産基地としての途上国市場戦略が必要となってくる。

## 第4章 課題

### 第1節 市場面の課題

#### 1. SiP 応用製品の動向と課題

SiP を取り巻く市場環境は、先進国市場と、途上国市場とでは、市場環境が異なるので、それぞれの地域の応じた課題に対して、適切な戦略を構築する必要がある。

(1) 日本・米国を中心とする先進国市場では、携帯型の民生用電子機器、デジタル家電、高性能コンピュータ、ネットワーク機器などは、国民生活 IT 化の進行に伴い拡大が続くと予測されるが、2001 年の環境変化から、これを単調な右肩上がりを意味するものではないものにした。

すなわち、市場動向は、大きな変動を伴いながら、全体的には成長基調という方向性なので、企業体質としては、変化に迅速かつ柔軟に対応しうる生産技術の確立が急務であり、特に、アプリケーション開発と密接な関係にある実装技術においては、システム指向を加味した対応能力の有無が競争力の差別化に大きく寄与する。

(2) 一方、アジア諸国は、従前市場としての規模はあまり注目されなかったが、中国市場がにわかに脚光を浴び初めたため、企業戦略に大きな影響力を与えるようになってきた。事実、多くの日本企業は中国への生産基地の建設を検討している。こうした市場における生産拠点を構える企業戦略を実践する際、技術移転を技術流出としないための特許を中心とした知的財産権管理が極めて重要な戦略となる。特に、最先端技術というよりも技術移転のしやすい実装技術分野においては、その実効性の確保の重要性は高い。

### 第2節 特許面の課題

日本企業は、国内特許を数多く取得することに固執しているが、国際的な視野に立った権利化、取得後の権利の活用、特許情報の活用という意味で、さらなる努力が必要である。

#### 1. 特許の取得活動面

日本は、出願件数的には米国特許の 25%、欧州特許の 40%を占めて上位にあるが、技術進歩が加速しているにも関わらず、近年の伸びは鈍っている。日本出願人の特許は、米国に比較して国際的な視野に立った権利化意識が低い。例えば米国出願人は自国外に出願する割合が日本出願人より高く、且つ出願先での権利化意識が高い。特に、今後の技術移転が予想される台湾、中国に対しては、もっと積極的な権利取得が今後重要になる。

#### 2. 取得特許の活用面

取得した特許の権利を活用することを推進する必要があるが日本では防衛的な特許取得に留まり、権利活用の意識が低い。その点、特に、米国ベンチャー企業に見られるような特許活用方法は、単にベンチャー企業に留まらず、多くの特許を保有する日本企業にも参考にするべき点が多い。

サブコンを活用した水平分業化は低価格化競争のために今後とも顕著となる。この国際分業を円滑に進めるためには、自社技術を守り、なおかつ技術移転先も利益を享受できる WIN-WIN 関係を確立させることが重要であり、その交渉時にアドバンテージをとるためには、特許を中心とした知的財産権の活用が重要になる。

### 3．特許情報の活用

企業戦略を立案するために、特許情報を利用する姿勢が欠如している。企業の知的成果物である特許情報を積極的に活用することで、企業の技術力を多面的に評価することが可能であり、特に、実装技術においては、海外企業との提携等が増える状況にあり、知財を評価できる感性を持たないと、M&A ビジネスにおいて後手に回る危険性が高い。

自社内における技術と知財に精通した人材の育成、あるいは外部調査機関の調査解析結果の有効活用は、単なる知財管理から、企業戦略立案へと大きく変化する時期において重要な戦略となる。

## 第3節 技術面の課題

### 1．システムインテグレーションとしての特徴ある技術の開発

ユーザからの仕様を満足するシステムインテグレーション技術は、何も SiP だけではない。したがって、常に他のシステムインテグレーション技術との相対的優位性を意識した技術開発の方向性を目指すことが重要となる。

特に、SoC 等に比較して、短納期化、仕様柔軟化の点で優位な SiP は、更に、その特徴を活かすような設計環境の整備が非常に重要になる。さらに、システムレベルの検証技術の開発もこれに遅れてはならない。

### 2．三次元実装化技術

システムを実現できたとしても、それが、求められる物理サイズを越えるようでは、ビジネス的な魅力は少ない。そこで、プレーン MCP からチップレベルを主体とする三次元実装を実現するための研究開発に注力すべきである。これは、携帯機器に望まれる軽薄短小な高密度実装を実現するために不可欠な要素技術であり、応用製品の要請という意味からも注目を集めるであろう。

特に、注力すべき分野は、高速化に有利なバンプ(又はバンプレス)の配線技術、信頼性・柔軟性の高いインターポーザ等の開発等が重要分野である。

### 3．電子・光実装技術

通信技術による光デバイスの需要が増加すると共に、光デバイスと電子デバイスの融合が近年非常に重要になってきている。この融合化・集積化技術は、SiP 技術の延長線上にある長期的な技術課題である。現在では、受動素子等を含めた電子デバイスの基板への集積化技術に留まっているが、今後、いかにして、光デバイスを取り入れた実装技術を実現していくかは、国・研究機関等が長期的な戦略を持って進めるべき、次世代実装技術の大きな技術課題である。

## 第4節 今後の取り組むべき課題

日本の実装技術は、技術面では、十分に世界のレベルで通用する技術を有しているにも関わらず、利益を産み出す産業としては認識されていない。これは、従前の半導体産業構造が、企業内に全ての機構を持つ垂直統合型の体制であるために、特に実装技術単体を取り出して議論する必要性が低かった点、また、研究成果についても自社製品に採用できれば良い、と

という程度の活用しか考えていないために、特許取得も防御的な姿勢に留まっていた点、等に起因する。しかしながら、世界の半導体産業構造で国際的な水平分業化が進み様々な企業との技術移転を含めた交渉の場にさらされ、また、実装技術に対してユーザ側からのシステム化指向が押し寄せる中で、実装技術分野においても、SiP を契機に利益を生み出すビジネスモデルの構築が十分可能な時代を迎えつつある。この SiP ビジネスで成功するためには、自らが世界に通じる独創的技術の開発に注力すると共に、技術移転を視野に入れた特許取得、あるいは、合併・買収を含めた企業戦略の立案が自由自在にできる体制の確保が必須である。

実装技術は、半導体産業の中でも、最も国際水平分業が進んだ技術分野であり、また、特許侵害等について視覚的に理解把握しやすいことから、特許を含めた知財権に精通することが、SiP 産業を成功に導く上で、重要な役割を果たすことは間違いない。

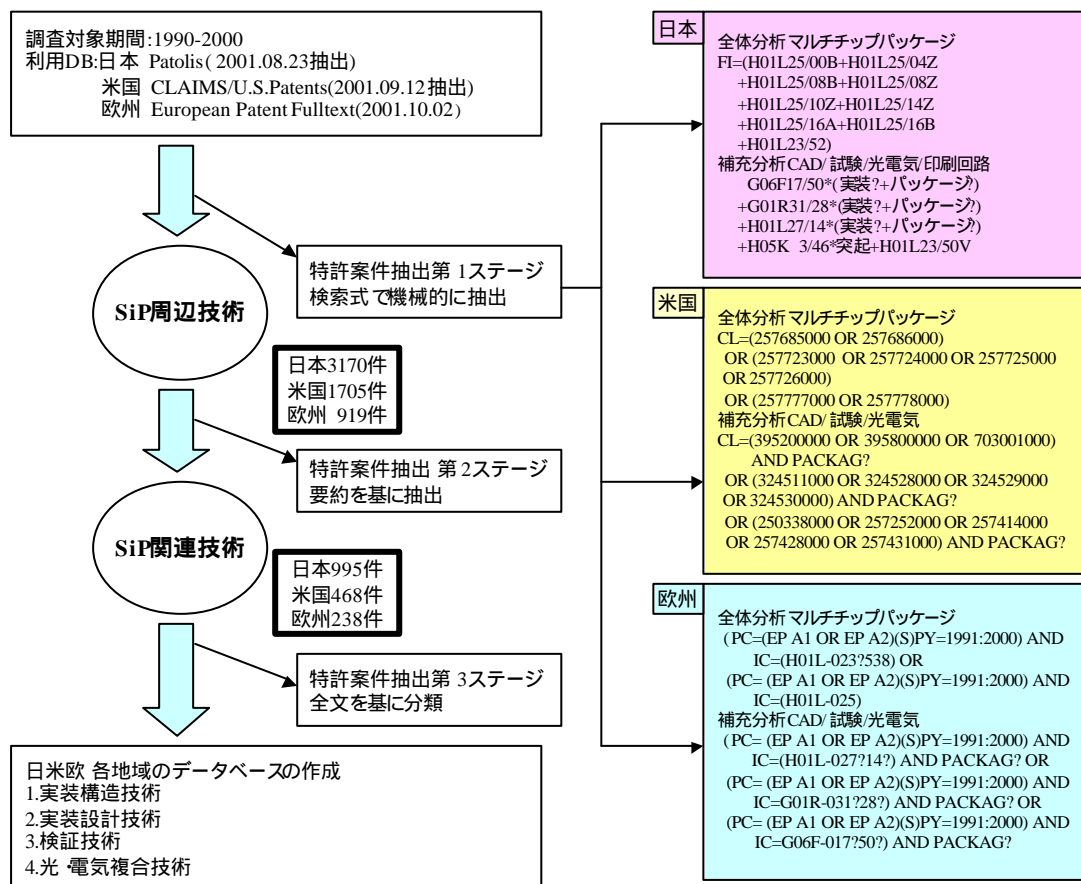
技術者、知財関係者、経営者等が、各々の立場で特許等に関する知財マインドを高め、付加価値の高いビジネスを展開することが今後の SiP 技術を成功させるための大きな課題である。

3-1 図、3-2 図は下記検索式より作成

```
Set      Items  Description
S1      8697  (AY=1990:2000) AND (IC=(H01L-023?52? OR H01L-025)
        OR (IC=(H01L-027?14? OR G01R-031?28? OR G06F-017?50?) AND PACKAG?))
```

上記以外の特許分析の検索式

日本特許/抽出フロー





【お問い合わせ先】

〒100-8915 東京都千代田区霞ヶ関 3-4-3

特許庁 総務部 技術調査課 技術動向班

TEL : 03-3581-1101 (内線 2155)

FAX : 03-3580-5741

E-mail : PA0930@jpo.go.jp