プログラマブル・ロジック・デバイス技術に関する特許出願技術動向調査

平成 14 年 4 月 26 日
総務部技術調査課

第１章　PLD/FPGA技術の発展

内部回路を電気的にプログラミングすることにより、ユーザの手元で様々なランダム･ロジック回路を実現できるデバイスを総称して、PLD（Programmable Logic Device）と呼び、近年、急速に大規模化し、有力な ASIC 開発手法として認知されつつある。その発展の経緯を以下に述べる。

1970 年代

1）バイポーラ ROM(ヒューズ ROM)プロセスを利用したプログラマブル AND-OR アレイ

PLD は、PROM と類似の構造を用いてプログラマブルな AND-OR アレイを実現することから始まった。メモリ素子を利用して回路情報を記憶させることができる。1970 年代の後半に Signetics(現 Philips)社、MMI(現 Lattice)社などが PLD を製品化した。その中で MMI 社が開発した PAL™ (Programmable Array Logic)が広く普及した。PAL™は遅延の小さい OR 固定型アレイを採用するとともに､バイポーラ PROM(フューズ ROM)をベースとして高速動作を実現した。そのかわり消費電力が大きく、消去/再書き込みできない欠点があった。

1980 年代前半

1）CMOS、書き換え可能 ROM の採用と FPGA アーキテクチャの登場

1980 年代になると、低消費電力で消去/再書き込み可能な CMOS EPROM/EEPROM ベースの PLD 製品が各社から発売されるようになった。この時期は、DRAM 技術と時計用 IC などの民生技術を基盤として日本の半導体メーカが急成長し、米国の大手半導体メーカが不振だった時期である。この頃の PLD 市場をリードしていたのは、主として米国のベンチャー企業だった。Lattice 社(1983 年設立)の GAL™(Generic Array Logic)、Altera 社(1983 年設立)の EPLD(Erasable PLD)をはじめとして、PEEL™、EPL、PALCE™などさまざまなアーキテクチャが開発された。その中で GAL™が広く普及した。

GAL™ は PAL™ 上位互換の OR 固定型アレイ構造をもち、かつプログラム素子として CMOS ベースの EEPROM を採用した(E2CMOS プロセス)。さらに、プログラマブルな出力マクロセルを採用して、より柔軟な回路構成を可能にした。PAL™から始まった OR 固定型のアーキテクチャは、GAL™によって完成されたと言える。

GAL™など単一の AND-OR アレイ構造をもつ PLD は、集積度は数十～数百ゲート程度のものである。LSI の集積度が向上して GAL™ より大規模な PLD が作れるようになると、単一の AND-OR アレイを大型にしたのでは無駄が多くなってくる。そこで、より柔軟な構造をもつ大規模 PLD として、FPGA と CPLD が登場した。

FPGA は AND-OR アレイを使わず､基本論理機能をもつロジックセルを複数組み合わせて、ランダム・ロジックを実現する。FPGA も PLD の一種であるが、AND-OR アレイを基本とする従来の PLD とは構造が大きく異なる。従来の PLD より設計の自由度が高く、ゲートアレイに近い構造をもつことから、FPGA(Field Programmable Gate Array)と呼ばれるように

なった。

FPGA を最初に製品化した Xilinx 社(1984 年設立)は、Zilog 社をスピンアウトした Ross H. Freeman と Bernard V. Vonderschmitt が設立したベンチャー企業である。Freenman は、4 入力 1 出力の LUT(Look Up Table)と FF(Flip-Flop)の組み合わせを基本論理セルとして採用することにより、一般的な CMOS SRAM 技術を用いて初めて実用的な FPGA を実現した。さらに、やや遅れて Xilinx 社に参加した William S. Carter が、効率良いセル間の接続方法を実現した。この二人の発明は、それぞれ Freeman 特許、Carter 特許と呼ばれて、PLD 史上最も有名な特許として知られている。

特に、米国特許の重要性の指標として用いられている被引用回数を調べると、2001 年 12 月時点で Freeman 特許は 552 回(再発行前、再発行後の合計)、Carter 特許は 290 回であり、PLD/FPGA 関連特許の中では特に被参照回数が多い。ちなみに、PLD/FPGA 関連特許の中で被参照回数が 200回を超えるものを 9件確認している。そのうち 4件は Xilinx 社、4件は Altera 社、1 件は Actel 社であった。このような点から、Altera 社や Xilinx 社の優れた先見性と特許戦略が見て取れるであろう。

Xilinx 社の FPGA(製品名は LCA^{TM})は、設計の柔軟性が高く、CMOS SRAM の採用により消去/再書き込み可能かつ低消費電力という特徴をもっていた。特に、ブール代数の一般的解法やコンピュータ・アーキテクチャを研究している大学の研究者の関心を集めた。米国の MIT(Massachusetts Institute of Technology)ではペトリネットの研究が進んでいたが、Xilinx 社の FPGA に触発されて、Concurrent Logic(現 Atmel)社がペトリネット向きの柔軟で部分的再構成可能な FPGA を製品化した。また、英国の Edinburgh University でも 1985 年から FPGA を用いた仮想コンピュータの研究が進められ、1989 年に Algotronix 社(現 Xilinx 社)が柔軟で部分的再構成可能な FPGA を製品化した。前者は Atmel 社の AT6000、後者は Xilinx 社の XC6200 として知られており、現在のダイナミック・リコンフィギュラブル FPGA の元祖である。

1980 年代後半

1）アンチヒューズ FPGA と、CPLD アーキテクチャの登場

1980 年代の後半には、集積度やスピードの向上のため、消去/再書き込み不能のアンチヒューズを採用した FPGA が登場した。アンチヒューズ FPGA は Actel 社(1985 年設立)、QuickLogic 社(1988 年設立、当初の社名は Peer Research)、Crosspoint 社(1991 年設立)から製品化された。

一方、初期の FPGA は期待通りの性能を得るのが難しかったため、別の構造で大規模 PLD を製品化するメーカも多かった。従来から AND-OR アレイ構造の PLD を製品化してきた Altera 社、AMD 社、Lattice 社などのメーカは、複数個の PLD ブロックを組み合わせた構造の大規模 PLD を開発した。これらは、後に CPLD(Complex PLD)と総称されるようになった。

CPLD は集積度や設計の自由度では FPGA に及ばなかった。しかし、高速化しやすく、また不揮発かつ消去/再書き込み可能な EPROM/EEPROM をプログラム素子として容易に採用できたため、1990 年代の前半までは FPGA と並ぶ代表的な大規模 PLD だった。だが、1990 年代後半には SRAM ベース FPGA の集積度や速度が急速に向上したため、現在では小規模で安価なエントリ向け PLD として位置付けられている。

2）大手メーカと日本メーカの動向

Lattice 社、Altera 社、Xilinx 社など 80 年代に創業した PLD メーカは、製造設備をもたないファブレスメーカであり、Xilinx 社と Lattice 社はセイコーエプソン、Altera 社はシャープというように、当時 CMOS プロセスで急成長していた日本メーカに製造を委託していた。また、Actel 社は単に製造を委託するだけでなく、TI 社や松下電子工業との間で製造委託、技術提携、販売提携など幅広い協力関係を結んだ。1990 年代にも、フラッシュ FPGA を製品化した GateField 社がロームとの間で製造委託、技術提携、販売提携供給など幅広い協力関係を結んだ例がある。だが、現在では PLD 製造の主力は UMC、TSMC など先進の CMOS プロセス技術をもつ台湾メーカに移行している。

日本の大手メーカは、汎用品では DRAM、カスタム品ではゲートアレイに注力していたことから、単独で PLD 市場に参入することはなかった。

TI 社、National Semiconductor 社など、ロジック製品やメモリ製品を得意とする米国の大手半導体メーカは、AND-OR アレイ構造のバイポーラ PLD で市場に参入しており、CMOS EPROM/EEPROM ベースの PLD も製品化してきた。しかし、新しいアーキテクチャを開発して市場をリードしていく積極性では PLD 専業メーカに及ばなかった。現在は PLD 事業から撤退してしまったメーカが多い。

大手メーカの中で、AMD 社は 1987 年に MMI 社を買収するとともに、CPLD などの新アーキテクチャを積極的に開発してきた。しかし、好調だった CPU 分野に注力するため、1996 年には PLD 事業を分社化して Vantis 社に移し、1999 年には Lattice 社に売却した。

<u>1990 年代～</u>

1）PLD/FPGA の大規模化の進展

FPGA の集積度や速度は着実に向上を続け、1990 年代前半には数千ゲートから数万ゲートへ、1990 年代後半には数万ゲートから数十万ゲートへと発展してきた。それとともに、FPGA は 1990 年代に入って次第に普及をはじめ、AT&T 社(PLD 事業は現 Lattice 社)、Motorola 社(現在は撤退)、Vantis 社(現 Lattice 社)など、SRAM ベース FPGA に参入するメーカが増えてきた。日本メーカでも、東芝や川崎製鉄、NTT などが製品化を進めていたが、いずれも発売には至らなかった。

SRAM ベース FPGA の場合、Xilinx 社の基本特許(Freeman 特許、Carter 特許)に抵触する可能性から、製品化を断念したメーカもあると言われている。また、Altera 社が 1993 年から発売している SRAM ベース PLD 製品(FLEX™ ファミリなど)は、これらの基本特許への抵触をめぐって Xilinx 社との間で長期間の特許紛争が続いていた(2001 年に和解)。

また 1990 年代後半には、従来見られなかった新しいタイプの FPGA も製品化された。たとえば、不揮発で消去/再書き込み可能なフラッシュメモリをプログラム素子に採用した GateField 社(現 Actel 社)の FPGA、BiCMOS プロセスを用いた高速 ECL ロジックを採用した DynaChip 社の FPGA などである。

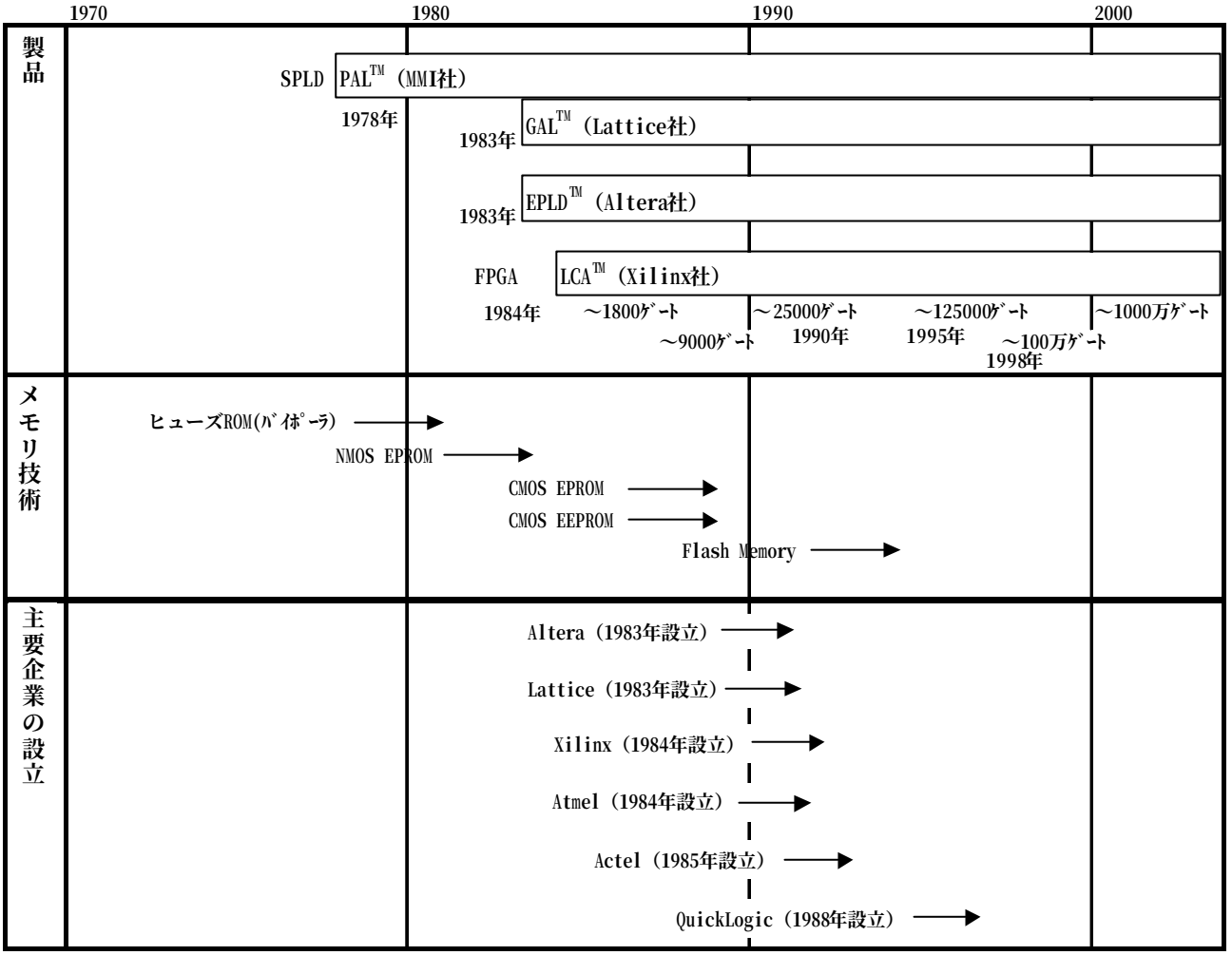
1990 年代の後半以降は、FPGA の集積度、速度が急速に向上し、特に集積度の面で CPLD に大差をつけたことから、FPGA が代表的な大規模 PLD となった。一方、FPGA とゲートアレイやセルベース IC などのセミカスタム製品の性能の差が縮小してきたことから、FPGA はセミスタム製品(特にゲートアレイ)の市場にも浸透してきた。

1990 年代を通じて、汎用の PLD/FPGA はひたすらシステムレベルへと大規模化を追及し

てきたといえる。その結果として、MPUや DSP の混載は必然となってきた。今後、PLD/FPGA がセルベースなどの ASIC と競合しながらシステム LSI 開発の有力な一手法となる可能性も大きい。また、IP の１種として ASIC の中に組み込まれ、プログラム ASIC と呼ぶべきものとなり、プログラマブル・ロジック技術としては、新たな発展をする道も開けてきた。

次に、1-1 図に製品発展の歴史について示す。

1-1 図　製品発展の歴史



次に、各年代の代表的特許と、この市場でこれまで最も重要な Freeman 特許、Carter 特許についてその内容を示す。

1-1 表　各年代における代表的特許

年代	出願人	特許
70年代	MMI社	PAL™基本特許、US 4124899（1977/5出願、1978/11成立）
80年代	Altera社	EPLD基本特許、US 4609986（1984/6出願、1986/9成立）
	Lattice社	GAL™基本特許、US 4761768（1985/3出願、1988/8成立）
	Xilinx社	FPGA基本特許(Freeman特許)、US 4870302（1984/3原出願、1988/2継続出願、1989/9成立）
		FPGA基本特許(Freeman特許)、US Re34362（1991/6出願、1993/8成立）
		FPGA基本特許(Carter特許)、US 4642487（1984/9出願、1987/2成立）
	Concurrent Logic社	FPGA基本特許、US 4700187　（1985/12出願、1987/10成立）
	Algotronix社	FPGA基本特許、US 5243283（1989/3原出願、1993/9成立）
	Actel社	アンチヒューズFPGA基本特許、US 4758745（1986/9出願、1988/7成立）
90年代	QuickLogic社、	アンチヒューズFPGA基本特許、US 5122685（1991/3出願、1992/6成立）

1-2 表　Freeman 特許

特許番号：	US RE34363
出願人　：	Xilinx Inc.
発明者　：	Ross H.Freeman
技術内容：	FPGA の基本アーキテクチャに関する発明
パテントファミリ：	US4870302 の再発行特許
被引用回数：	492
請求項数：	103（独立請求項数 16）
特許存続期間：	～ 2006 年 9 月 26 日 （再発行特許の基礎となる特許 US4870302 の成立日から 17 年）

代表的なクレーム	
クレーム番号	内容
No.1	集積回路内におかれたプログラム可能な少なくとも 3 つのセットの内部接続線からなり、第 1 のセットと第 2 のセットの接続、第 1 のセットと第 3 の接続、第 2 のセットと第 3 のセットの接続によりプログラムされるプログラム可能な内部接続
No.48	複数の入力線と少なくとも 1 つの出力線を有する選択された論理機能をプログラム可能な複数の論理素子と、プログラム可能な入出力内部配線とを備え、電気的信号により選択された論理機能をプログラムするプログラム可能な集積回路
No.57	複数のコンフィギュレーション情報を保持するセルと、外部素子から、コンフィギュレーション情報をロードするコンフィギュラブル・ロジック・アレイ・チップ

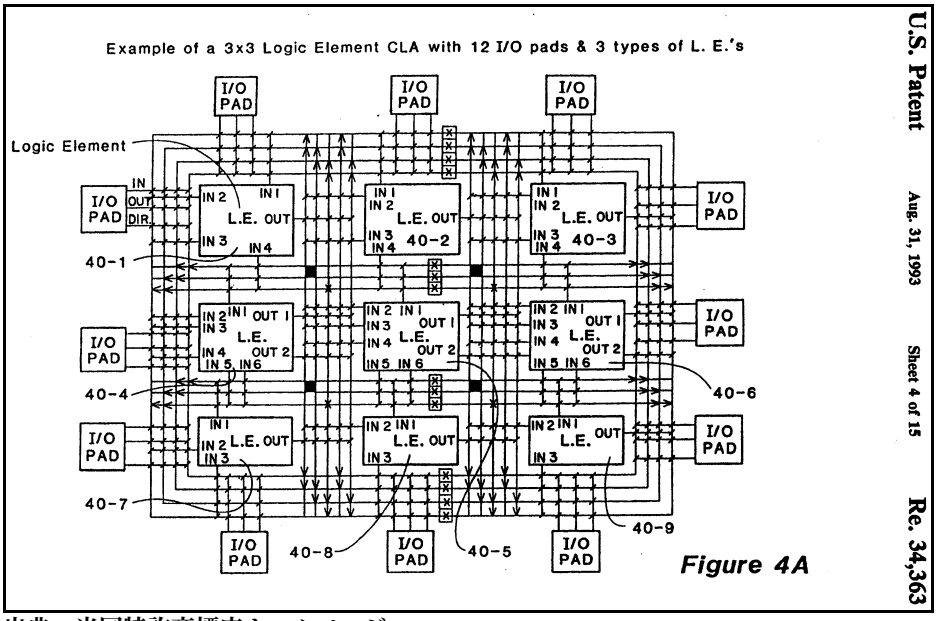
1-3表　Carter特許

特許番号：	US 4642487
出願人　：	Xilinx Inc.
発明者　：	Willian S. Carter
技術内容：	コンフィギュラブルなロジックエレメントの内部接続に関する発明
パテントファミリ：	特許 2718006 号（特開平 8-204543)、特許 2873997 号（特開平 8-107347)、特許 3002425 号（特開平 9-261040)、特許 3083813 号（特開平 11-317659)、特開昭 61-198919（拒絶査定、日本での原出願)、特開平 6-283996（拒絶査定)、特開平 9-261039（取下げ)、以上が日本。EP 特許 177261 登録（B)、CA 特許 1248597、DE 3580642
被引用回数：	315
請求項数：	3（独立請求項数 1）
特許存続期間：	～ 2004 年 9 月 26 日（出願日 1984.9.26 から 20 年）

代表的なクレーム

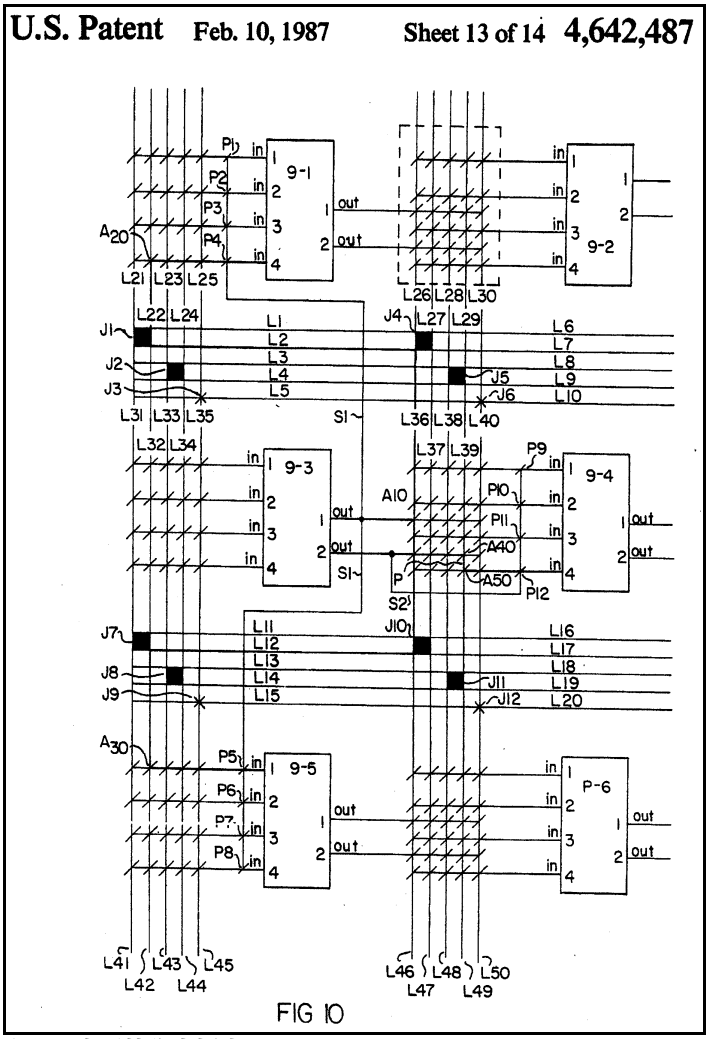
クレーム番号	内容
No.1	複数の CLE（Configurable Logic Elements）を有し、各々の CLE は少なくとも 1 つの入力線と出力線を有し、複数の一般内部接続線、複数のプログラム可能な接続線から選択された線を接続する内部接続ジャンクションからなる一般内部接続構造を有し、入力線と対応する内部接続線を接続する入力アクセスジャンクションを各入力線に対して 1 つ以上有し、出力線と対応する内部接続線を接続する出力アクセスジャンクションを各出力線に対して 1 つ以上有し、プログラミングは、内部接続ジャンクションとアクセスジャンクションにより、複数の CLEs の出力線のうち少なくとも 1 つと複数の CLEs の入力線のうちの少なくとも 1 つを電気的に接続し、2 つのジャンクションと一般内部接続線の一部を含む電気的経路と一般内部接続線や一般内部接続構造を含まずに、選択された CLE の出力線と選択された CLE の入力線とを接続する特別内部接続回路を少なくとも一つ以上有するコンフィギュラブル・ロジック・アレイ

1-2図　Freeman特許



出典：米国特許商標庁ホームページ

1-3図　Carter特許



出典：米国特許商標庁ホームページ

第２章　PLD/FPGA技術の市場展望

現在、汎用 PLD/FPGA 製品市場は通信、ネットワーク機器への依存度が高く、これらのシステムの市場に大きく左右される弱点を持っている。こうした傾向は当分の間大きく変化することはないと見られるが、市場拡大の方向性として、各ベンダは将来大量生産が見込まれる新世代の携帯情報端末（携帯電話の延長線上にある）や、デジタル化とネットワーク化が進む民生機器市場への指向を強め、さらに低価格、低消費電力な高性能デバイスの開発を進めている。

こうした方向では、セルベース手法によるシステム LSI と真正面からぶつかることになり、性能／機能でも同等レベルの LSI が開発できるとして、PLD/FPGA の優位点である短納期とセルベースの優位点であるゲートあたり単価の安さのどちらがユーザに受け入れられるかの勝負となる。

今後、PLD/FPGA 技術を応用する製品のターゲットとなる民生機器としては、次のようなものが代表的である。

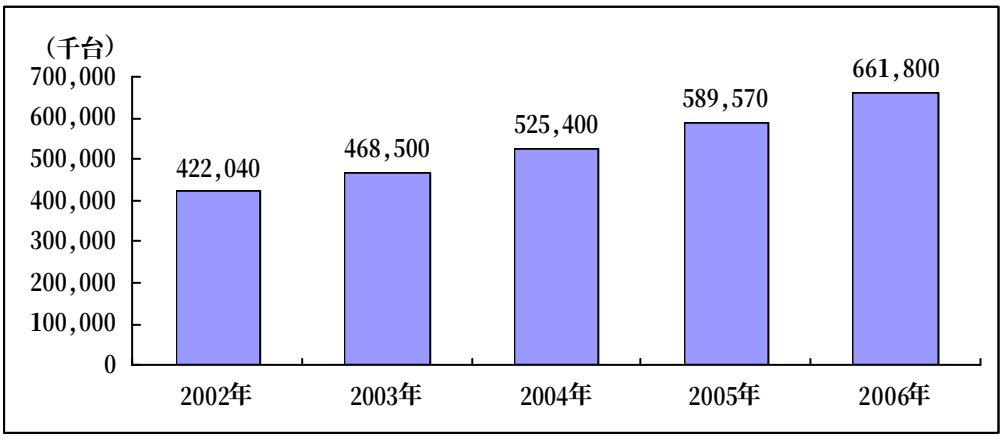
1）次世代（3G 以降）携帯電話
2）携帯情報端末（PDA）
3）デジタル・テレビ
4）デジタル・セット・トップ・ボックス
5）DVD ビデオ・レコーダ

2-1 図から 2-5 図までに、これら応用が考えられる製品の生産予測を示す。

1）携帯電話

2003年頃から 3G機種が本格的に普及すると見られる。大手メーカの一部では、製品の　小型・多機能化ニーズに応えるためにダイナミック・リコンフィギュラブル FPGA を採用する可能性がある。

2-1 図　携帯電話の生産予測



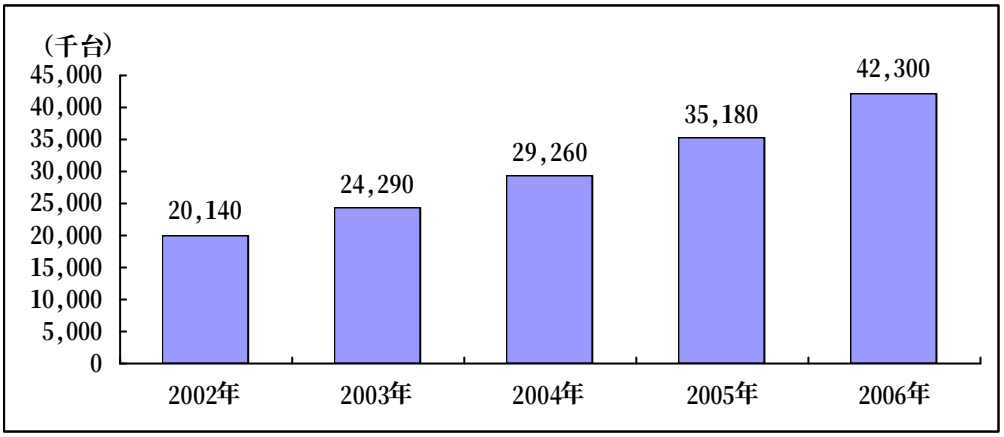
出典：（株）キャップインターナショナル調査予測公表値。

2）携帯情報端末（PDA）

PDA の普及率は低く、2002 年から 2006 年にかけて平均 20%程度の伸びを持続し、2006

年の生産は 4,230 万台に達すると予測される。

2-2 図　携帯情報端末（PDA）の生産予測

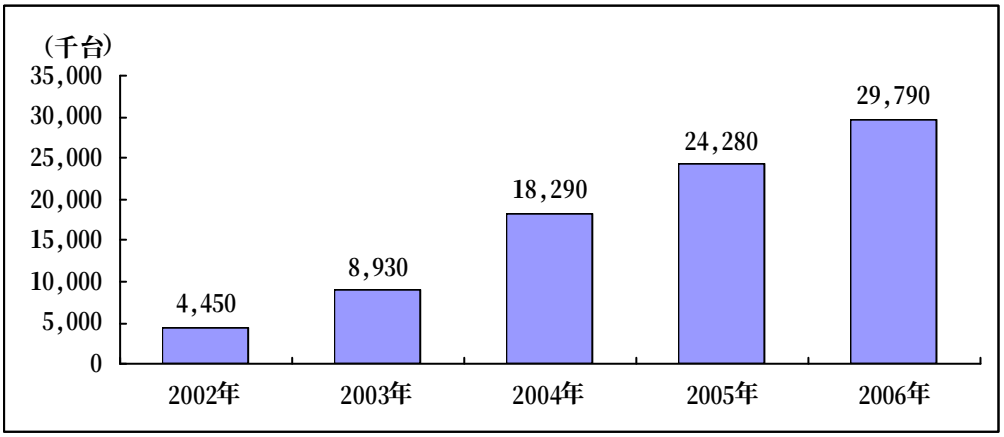


出典：（株）キャップインターナショナル調査予測公表値。

3）デジタル・テレビ

RISC、DSP 混載の FPGA を使用し、高度な画像処理を行う機種の製品化が期待される。

2-3 図　デジタル・テレビの生産予測

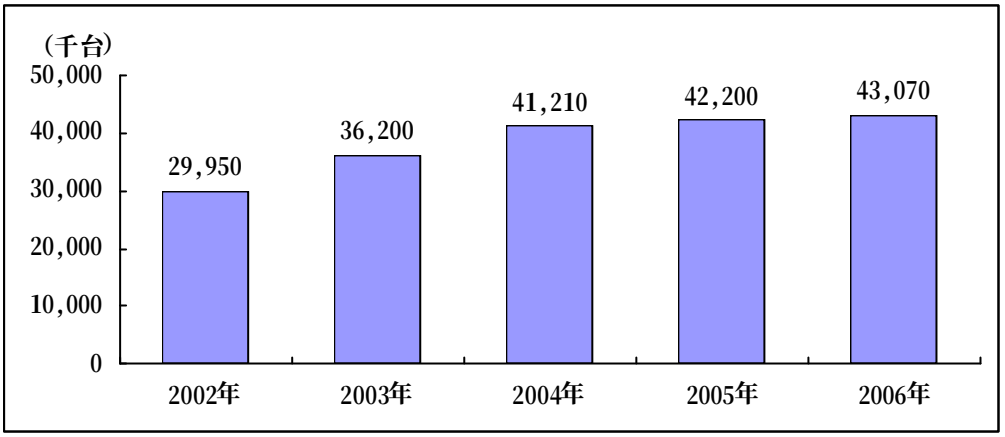


出典：（株）キャップインターナショナル調査予測公表値。

4）デジタル・セット・トップ・ボックス

RISC、DSP 混載の FPGA を使用し、高度な画像処理や各国規格へのマルチ対応を行う機種の製品化が期待される。

2-4 図　デジタル・セット・トップ・ボックスの生産予測

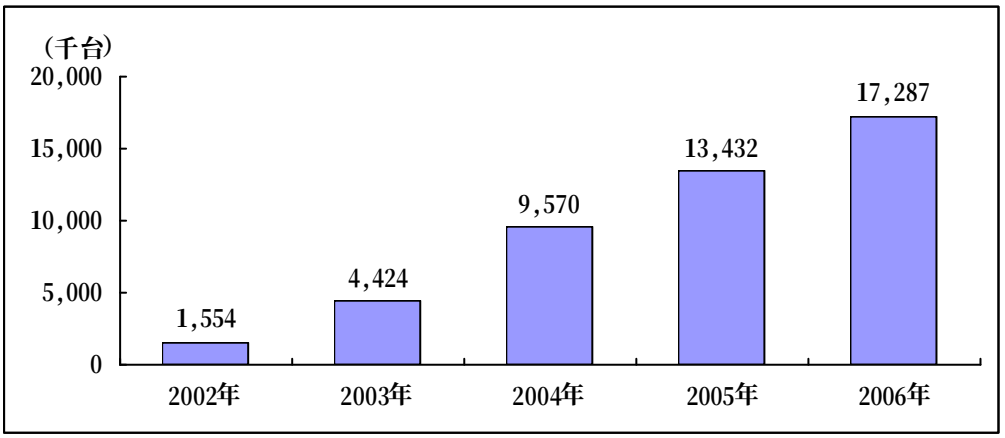


出典：（株）キャップインターナショナル調査予測公表値。

5）DVD ビデオ・レコーダ

RISC、DSP 混載の FPGA を使用し、高度な画像処理や複数メディア対応を行う機種の製品化が期待される。

2-5 図　DVD ビデオ・レコーダの生産予測



出典：（株）キャップインターナショナル調査予測公表値。

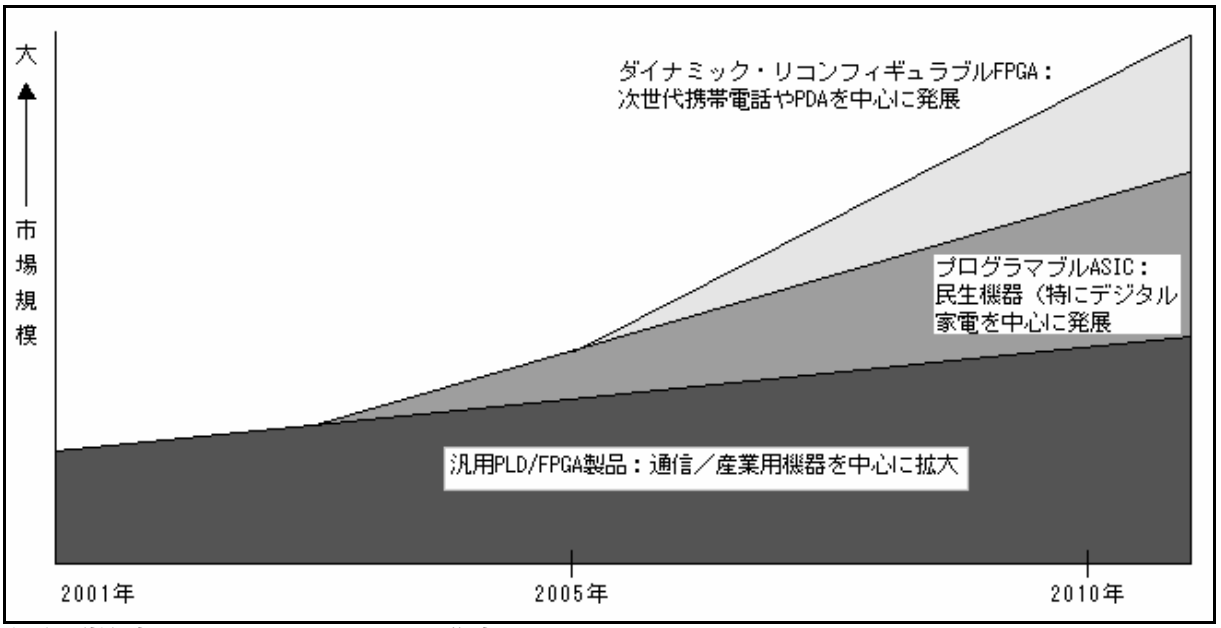
これらの機器では CPU あるいは DSP との混載が必然となり、システム LSI レベルの製品となっていくが、価格とのバランスが極めて重要になっていく。

PLD/FPGA の需要は、現在の汎用 PLD/FPGA 製品のみでも今から 5 年後の 2006 年に、60 億ドル以上に拡大するものと予測され、ASIC 市場において、金額ベースで 1/3 以上になることが確実と考えられている。

さらに 2-1 図から 2-5 図で見たような機器での採用が考えられており、ユーザ・ニーズの高まりによっては、市場はさらに拡大する。これらの分野は日本企業も開発面で優位に立っており、日本の市場も著しく拡大する可能性がある。

2-6 図に PLD/FPGA 技術の将来展望を示す。

2-6 図　PLD/FPGA 技術の将来展望



出所：（株）旭リサーチセンターにおいて作成

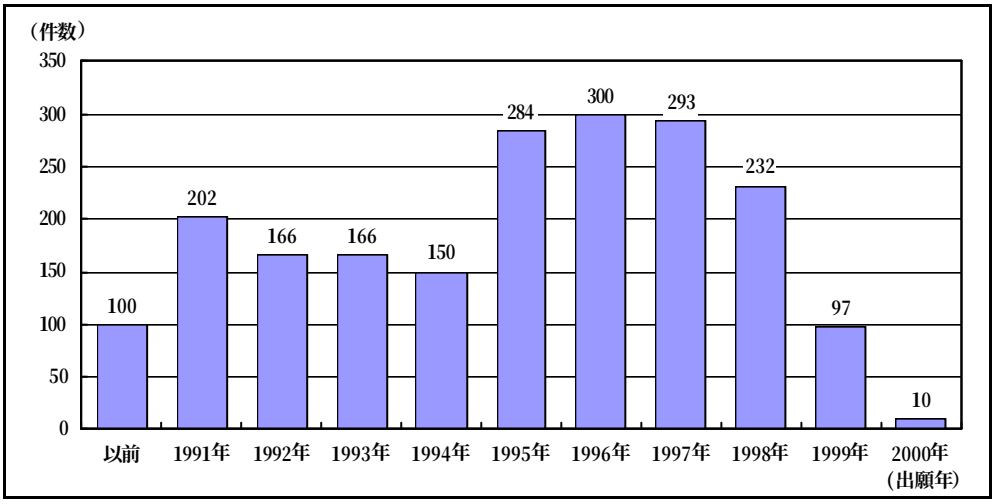
第３章　PLD/FPGA技術俯瞰

第１節　注目特許・重要特許の分布

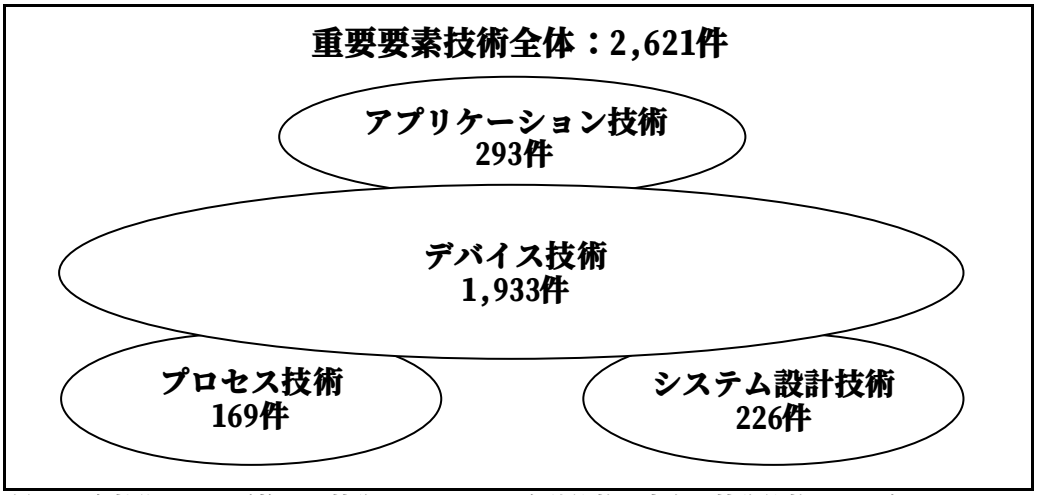
今回の調査対象とした4,132件[(1)]のうち、注目特許･重要特許として2,000件[(2)]を抽出し[(1)]、その出願推移を 3-1 図に示した。この図において、直近３年間程度は、非公開分を含むため（日本は公開されるまでの 18 ヶ月、米国でも特許されるまでの期間）減少傾向に見えるが、公開件数ベースでは増加傾向を示しており[(3)]、PLD/FPGA 分野への研究開発は盛んに行われていることが伺われる。

また、3-2 図には、技術分野別分布を示した。この図から、デバイス技術の件数が圧倒的に多いことが分かる。また、今後、PLD/FPGA が発展していくにしたがって、重要度が増すと思われるアプリケーション技術、システム設計技術の特許件数は相対的に少数であり、まだ、特許という視点から見ると未開拓の分野といえる。

3-1 図　1991 年～2000 年における注目特許・重要特許の出願年別推移



3-2 図　対象技術分野別注目特許・重要特許件数

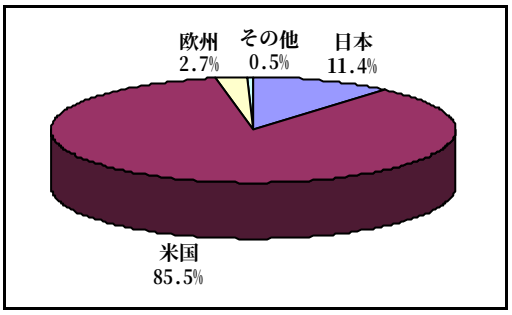


注）1：各技術ごとに重複する特許があるため、合計件数は実際の特許件数よりも多くなっている。

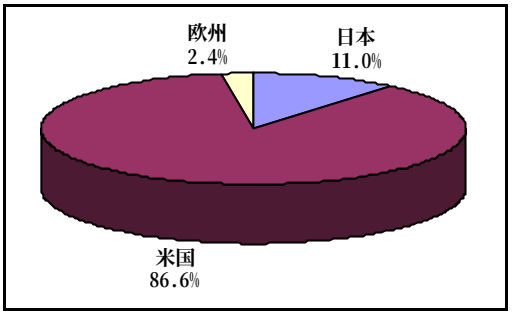
3-3 図と 3-4 図に出願人の所在地と出願先の分布を示す。これらの図から、研究開発の中心は米国企業であり、また、米国企業は自国を中心に特許を取得している構図が明らかであ

る。この現状は、通信機器への応用が主流である現状を考慮すると、当然の結果といえるが、今後、デジタル情報家電等の応用製品へ PLD/FPGA が採用され始めれば、日本企業の影響力が増す可能性が無いわけではない。

3-3 図　注目特許・重要特許における
出願人の所在地域別割合

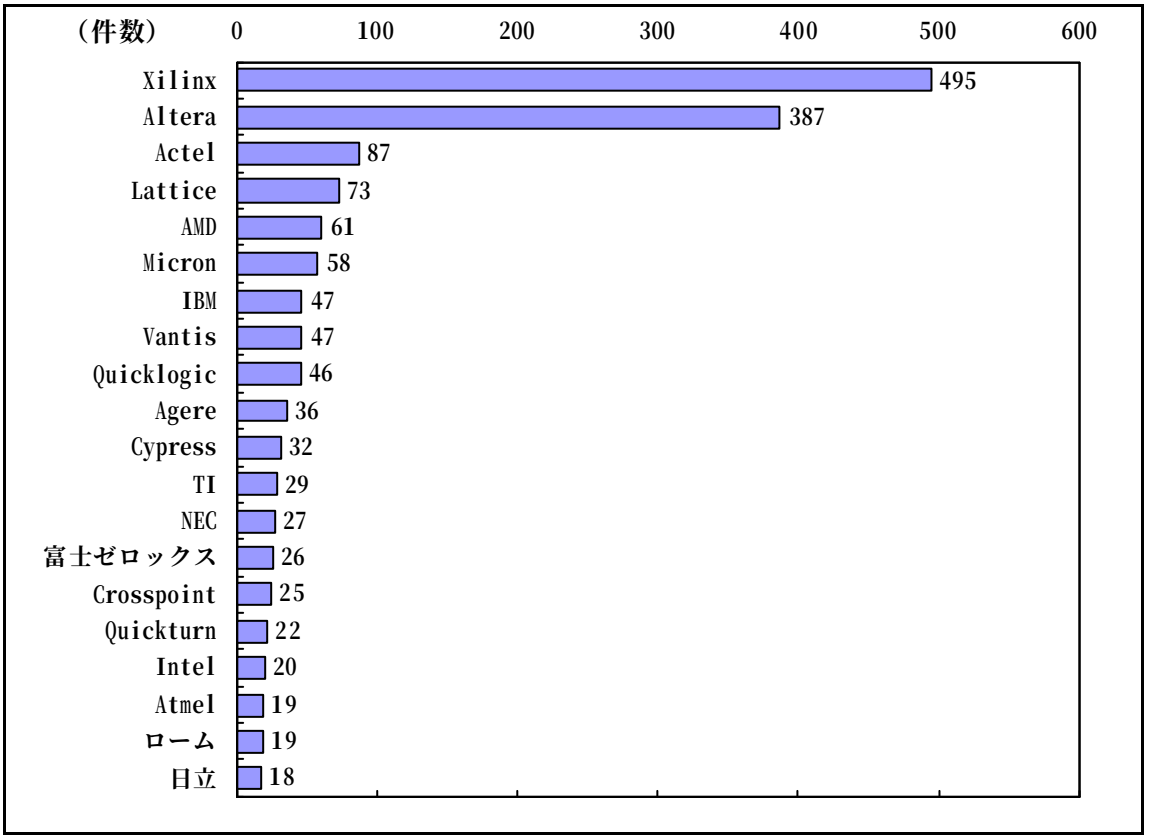


3-4 図　注目特許・重要特許における
出願先地域別割合



さらに、注目特許、重要特許の出願件数が上位の出願人を 3-5 図に示す。
現状では、Xilinx 社、Altera 社の 2 強が目立つ構図である。今後、こうした現状を打破するためには、日本企業にも、特許面から戦略的なアプローチが必要である。

3-5 図　注目特許・重要特許の上位出願人（上位 20 位まで）



(注 1) PLD/FPGA 関連特許 4132 件の抽出
PLD/FPGA 関連特許は、Derwent 社 World Patent Index(以下 WPI と略記)を用いて検索を

行った。検索対象国は日本、米国および欧州(各国および EP)とした。検索対象期間は 1991 年出願～2000 年出願(ただし、検索実施日(2001 年 12 月 11 日)までに WPI に収録されたもの)とした。3-1 表の検索式を用いて、3,429 件の WPI 基本ファミリを抽出した。

3-1 表　PLD/FPGA 関連特許の検索式

(((A + B) not C) + D) & (E + F + G + H + I + J)
ただし、A～Jは次のものである。
A = PLA + FPLA + PLD + EPLD + CPLD + FPGA + antifuse
B = (programmable + reprogrammable + configurable + reconfigurable) (w) (logic + array + gate + gates + interconnect)
C = plogrammable (w) logic (w) (control + controller) + mask (w) (programed + programmable)+master(w)slice
D = XILINX + ALTERA + ACTEL + QUICKLOGIC + CROSSPOINT SOLUTION + GATEFIELD + VANTIS + DYNACHIP + PLUS LOGIC + CONCURRENT LOGIC + LATTICE SEMICONDUCTOR
E = G01R-001 + G01R-015 + G01R-019 + G01R-025 + G01R-027 + G01R-029 + G01R-031
F = G06F-003 + G06F-007 + G06F-009 + G06F-011 + G06F-012 + G06F-013 + G06F-015 + G06F-017 + G06F-019 + G06F-101
G = G11C-005 + G11C-007 + G11C-008 + G11C-011 + G11C-013 + G11C-014 + G11C-015 + G11C-016 + G11C-017 + G11C-019 + G11C-029
H = H01L-021 + H01L-023 + H01L-025 + H01L-027 + H01L-028 + H01L-029 + H01L-031 + H01L-039 + H01L-045 + H01L-049
I = H03K-001 + H03K-003 + H03K-005 + H03K-007 + H03K-017 + H03K-019 + H03K-021
J = H03L-007 + H04L-001 + H04L-009 + H04L-025 + H04Q-001 + H04Q-003 + H04Q-009

3,429 件の WPI 基本ファミリから日米欧合わせて 4,132 件の PLD/FPGA 関連特許／公開特許を抽出した。4,132 件の内訳は、日本特許／公開特許 1,007 件、米国特許／公開特許 2,303 件、欧州特許／公開特許 822 件である。

（注 2）注目特許、重要特許 2,000 件の抽出

PLD/FPGA 関連特許は米国特許の比率が高く、また PLD メーカの大部分が米国メーカであることを考慮し、まず米国特許の被引用回数に注目して抽出を行った。検索実施日(2001 年 12 月 11 日)において被引用回数が 5 回以上の米国特許が 834 件あり、それを注目特許、重要特許として抽出した。ただし、これらの特許のうち日本または欧州に優先権出願のあるものは、米国特許ではなく優先特許の方を注目特許、重要特許とした。

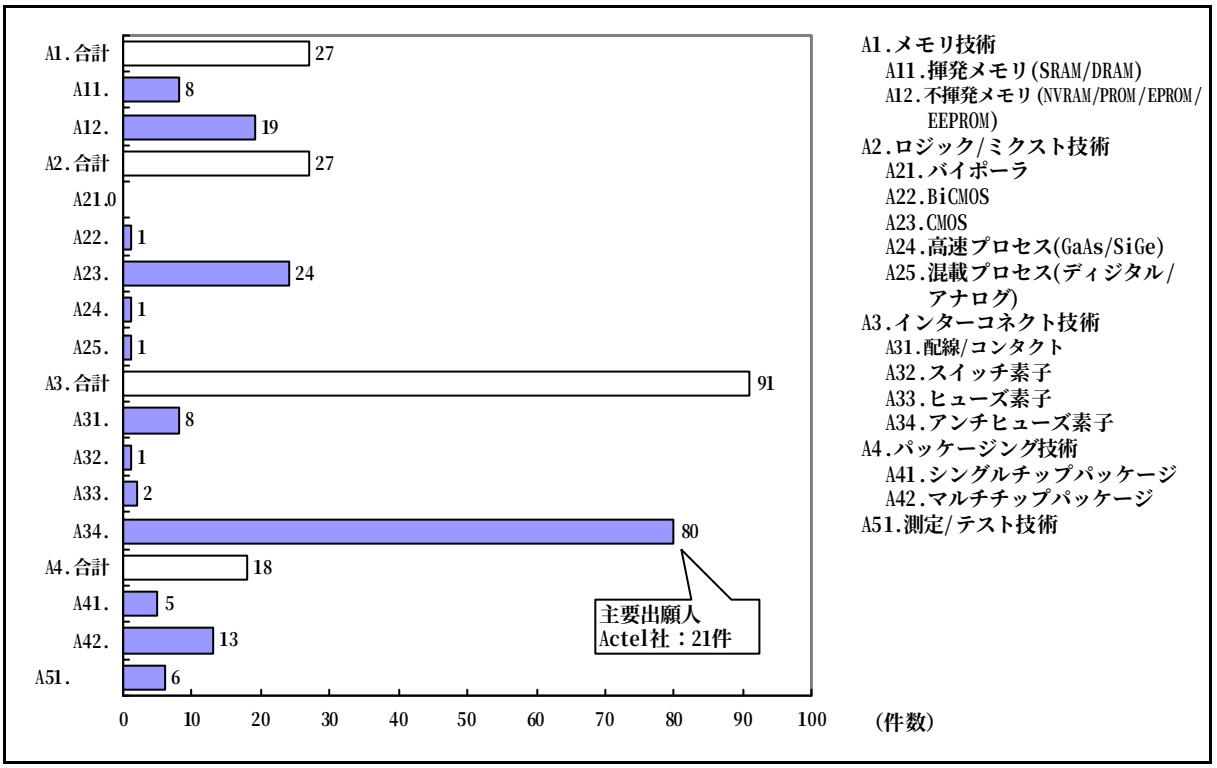
被引用回数で見た場合、成立年の古い特許ほど被引用回数が多くなる傾向がある。また、米国特許中心の抽出となってしまう。そのため、注目特許、重要特許の残りの部分は、比較的成立年が新しいものを中心として、発明内容を精査して抽出した。これによって 1066 件を抽出し、合計 1900 件とした。さらに、技術発展の経緯を見るために、1990 年以前の出願の特許/公開特許の中から重要なものを 100 件抽出した。これによって、合計 2000 件となった。

（注 3）特許庁 HP テクノトレンド「特許から見たプログラマブル・ロジック・デバイス（Programmable Logic Device:PLD）」の展望」図２を参照。

第２節　プロセス技術

3-6 図に、プロセス技術に区分される注目特許・重要特許の内訳を示す。まず、プロセス技術全体を、A1.メモリ技術、、A2.ロジック/ミクスト技術、A3.インターコネクト技術、A4.パッケージング技術、A5.測定/テスト技術の５個に分類し、さらにこれらを 3-6 図のように細分類した。

3-6 図　プロセス技術における注目特許・重要特許件数の内訳



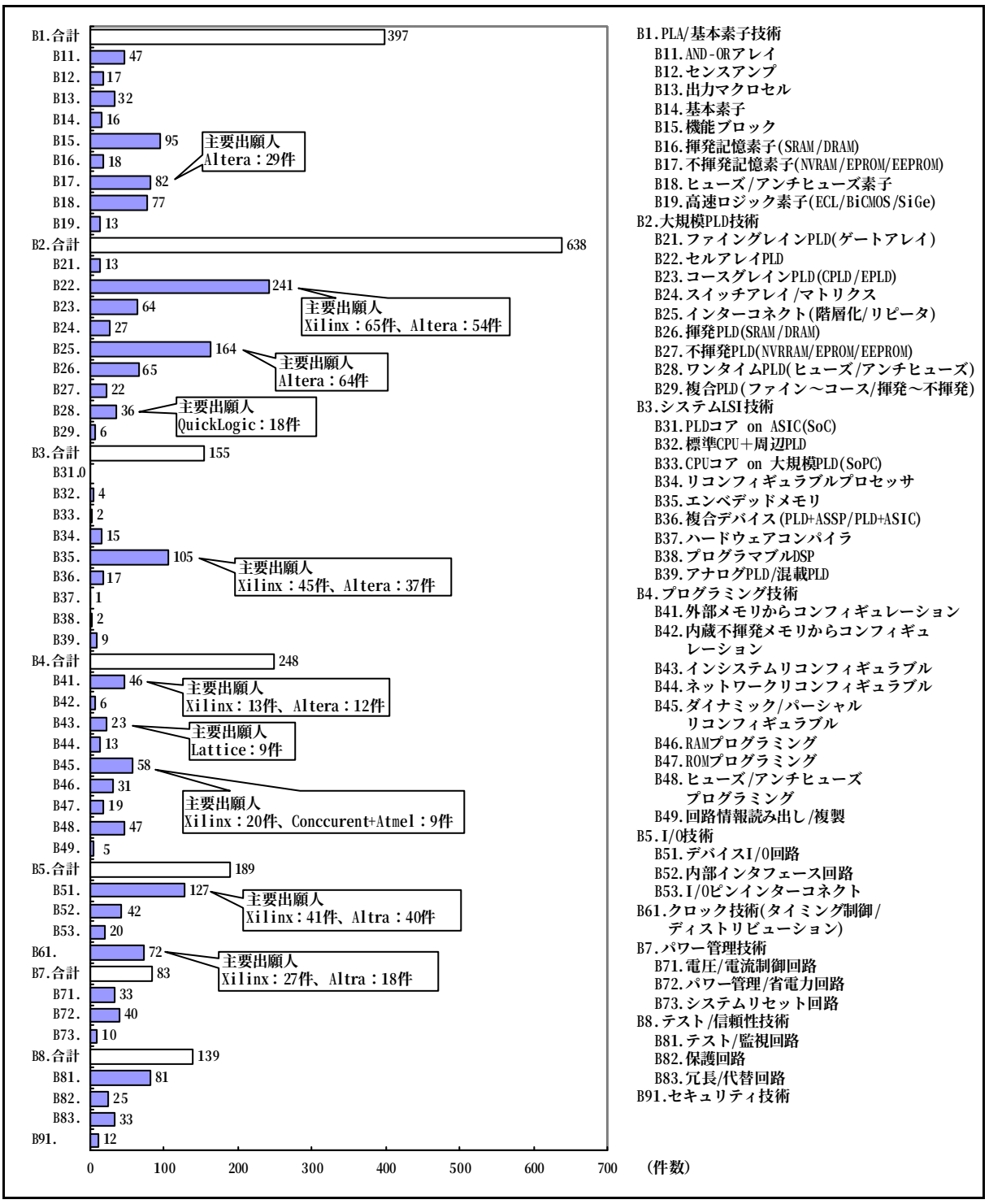
この分野では、アンチヒューズに関する特許が目立って多く、それ以外の一般的なメモリプロセスやロジックプロセスの特許は少ない。

今後、重要になると思われるが現在は少ない技術としては、A.24 の高速プロセス、A.25 の混載プロセスがある。しかし、これらはいずれも特に PLD 向けに限定した技術ではなく、汎用技術として開発が進められていると考えられる。

第３節　デバイス技術

3-7 図に、デバイス技術に区分される注目特許・重要特許の内訳を示す。まず、デバイス技術全体を、B1.PLA/基本素子技術、、B2.大規模 PLD 技術、B3.システム LSI 技術、B4.プログラミング技術、B5.I/O 技術、B6.クロック技術、B7.パワー管理技術、B8.テスト/信頼性技術、B9.セキュリティの９個に分類し、さらにこれらを 3-7 図のように細分類した。

3-7 図　デバイス技術における注目特許・重要特許件数の内訳



この分野は PLD/FPGA のアーキテクチャに直接関係する分野であり、全般に特許件数が多い。特に、現在の PLD/FPGA の主流であるセルアレイ PLD、インターコネクトに関する特許が目立って多い。また、エンベデッドメモリやデバイス I/O に関する特許も多い。

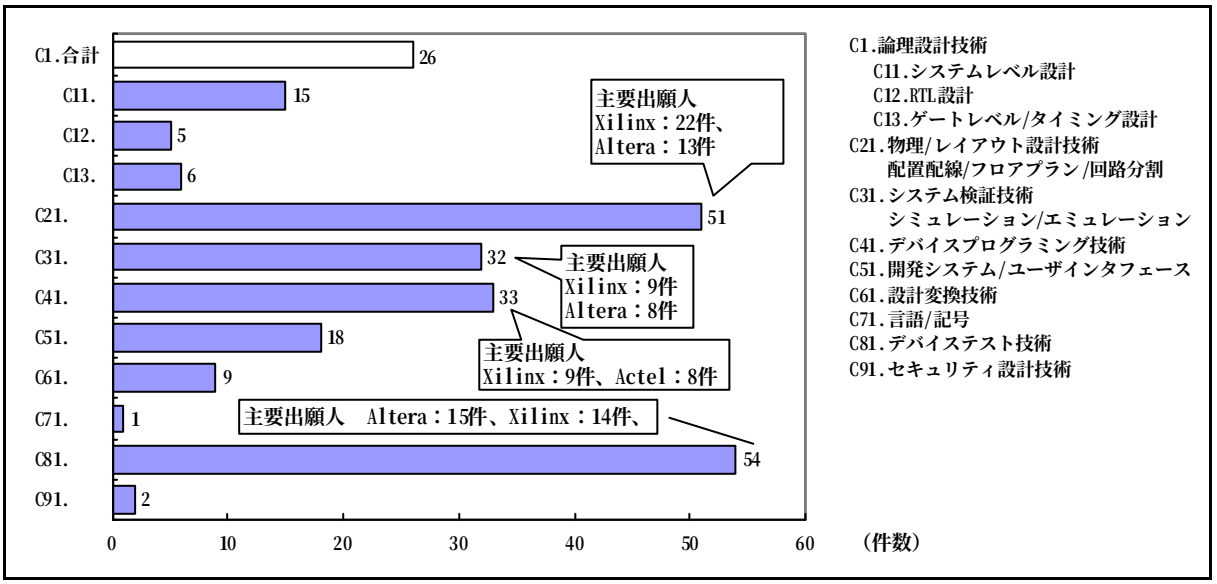
今後、重要になると思われるが現在は少ない技術として最も注目されるのは、B31.PLD コア on ASIC(Programmable ASIC)、B33.CPU コア on 大規模 PLD(System on Programmable Chip)、B36.複合デバイスなどのシステム LSI 技術である。ASIC や PLD/FPGA の大規模化が進み、CPU、メモリ、DSP、グルーロジックなどさまざまな要素の混載が不可欠になってきた。しかし、そのために必要な技術はまだ確立されていないと考えられる。

その他に注目すべき技術としては、B19.高速ロジック素子、B44.ネットワークリコンフィギュラブル、B72.パワー管理/省電力回路技術、B83.冗長/代替技術、B91.セキュリティ技術などがあげられる。

第４節　システム設計技術

3-8 図に、システム設計技術に区分される注目特許・重要特許の内訳を示す。まず、システム設計技術全体を、C1.論理設計技術、C2.物理/レイアウト設計技術、C3.システム検証技術、C4.デバイスプログラミング技術、C5.開発システム/ユーザインタフェース、C6.設計変換技術、C7.言語/記号、C8.デバイステスト技術、C91.セキュリティ設計技術の 9 個に分類し、さらにこれを 3-8 図のように細分類した。

3-8 図　システム設計技術における注目特許・重要特許件数の内訳



分類からも明らかなように、このシステム設計技術には EDA、CAD などの設計ツールに関する技術だけでなく、プログラミングやテストなどデバイスの有効利用を促進する技術を多く含んでいる。一方、EDA、CAD などの設計ツールに関する技術は、特に PLD/FPGA 向けに限定したものではなく、ASIC にも共通の汎用技術が多い。そのため、この分野では大手ツールベンダの特許は比較的少なく、PLD メーカやセットメーカ(PLD ユーザ)からの出願が比較的多い。

この分野はいずれも現在は件数が少ないが、大規模システム設計や大規模 PLD の有効利用

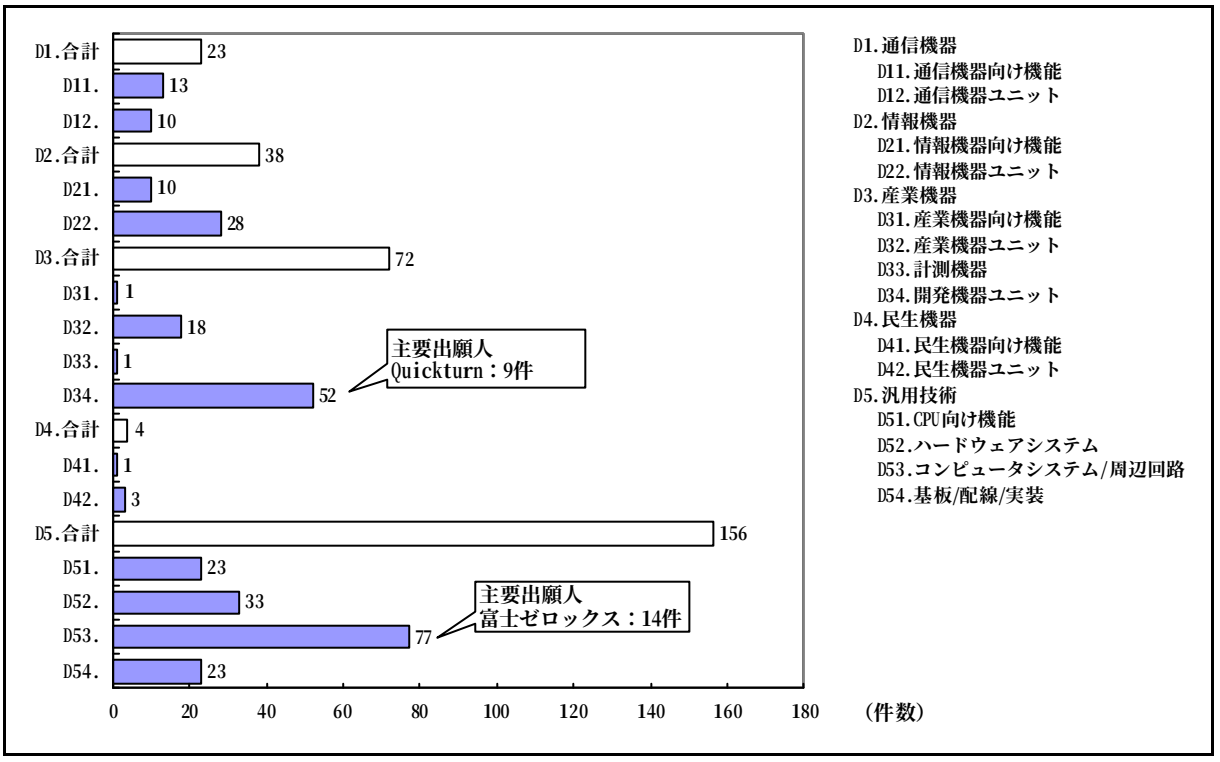
のためには不可欠な技術であり、全体として今後重要になってくると思われる。

今後特に重要になると思われるが現在は少ない技術としては、C11.システムレベル設計がある。

第５節　アプリケーション技術

3-9 図に、アプリケーション技術に区分される注目特許・重要特許の内訳を示す。まず、アプリケーション技術全体を、D1.通信機器、D2.情報機器、D3.産業機器、D4.民生機器、D5.汎用技術の５個に分類し、さらにこれを 3-9 図のように細分類した。

3-9 図　アプリケーション技術における注目特許・重要特許件数の内訳



この分野は、特定アプリケーションをターゲットとした技術と、一般的なコンピュータシステムなどを想定した汎用アプリケーション技術に分かれる。数の上では汎用技術の方が多い。しかし、汎用技術の多くは実際にはいずれかのアプリケーションで利用されている。

現在、PLD/FPGA の最大の市場となっている通信機器での特許が少ないが、実際には汎用技術の多くが通信機器分野で利用されていると考えられる。

今後重要になると思われるが現在は少ない技術としては、D41.民生機器向け機能、D42.民生機器ユニットがあげられる。民生機器の場合、小型化や低消費電力化、低コスト化などの要求が厳しく、汎用技術では対応できないと考えられるためである。

現在の PLD/FPGA 製品でこの分野に対応できるものはほとんどなく、必要な技術が確立されていない分野と言えるだろう。

また、アプリケーション技術においては、これまでも PLD ユーザ側の積極的な技術開発が技術発展の原動力となってきた。今後は、民生機器メーカが主導しての技術開発も期待される。

第６節　代表的特許事例

PLD/FPGA 関連特許の中から代表的事例を紹介する。ここでは、被引用回数が特に多い米国特許を代表的事例として選んだ。

米国特許は先発明主義をとっており、先行技術(Prior Art)との関係を特に重視して特許審査が行われる。そのため、各特許では重要な特許文献やその他の文献を数多く引用して先行技術との関係を明らかにしている。したがって、技術的に重要な特許は、後続特許に引用される回数が多くなると考えられる。米国特許においては、被引用回数(後続特許に引用された回数)のデータが、その特許の重要性を示す指標として活用されている。

ここでは、1991 年～2000 年に出願された PLD/FPGA 関連特許から被引用回数が上位の 8 件(3-2 表)を、また 1990 年以前に出願された PLD/FPGA 関連特許から被引用回数が 200 回以上の 6 件(3-3 表)を選んで、その概要を紹介する。なお、これらのうち、Freeman 特許と Carter 特許は 1-2 表～1-3 表において既に紹介している。

3-2 表　1991 年～2000 年出願分の代表的な特許

被引用回数	特許番号	出願人	発明内容
246	US 5260611	Altera	階層化インターコネクト
241	US RE34363	Xilinx	Freeman特許(US 4870302の再発行)
223	US 5260610	Altera	階層化インターコネクト
164	US 5121006	Altera	柔軟に割当可能なマクロセル
149	US 5258668	Altera	モジュール間カスケード接続
142	US 5350954	Altera	柔軟に割当可能なマクロセル
130	US 5166556	Myson/Knights	縦型アンチヒューズ素子
123	US 5122685	QuickLogic	FPGAアーキテクチャ

注）被引用回数は 2001 年 12 月 11 日現在。
なお、上記特許は全て、今回抽出した注目特許・重要特許 2000 件に含まれている。

3-3 表　1990 年以前に出願された代表的な特許

被引用回数	特許番号	出願人	発明内容
311	US 4870302	Xilinx	Freeman特許(FPGAアーキテクチャ)
290	US 4642487	Xilinx	Carter特許(セル間インターコネクト)
276	US 4758745	Actel	FPGAアーキテクチャ
258	US 4706216	Xilinx	FPGAのロジックセル
237	US 4617479[1]	Altera	EPROMベースのPLD
220	US 4609986[1]	Altera	EPROMベースのPLD

注）被引用回数は 2001 年 12 月 11 日現在。
1：この 2 件の特許は、今回抽出した注目特許・重要特許 2000 件に含まれている。

第４章　今後の日本が目指すべき研究開発、技術開発の方向性

＜PLD/FPGA市場の現状＞

PLD/FPGA 市場のこれまでの発展は、米国の Xilinx 社と Altera 社による技術的貢献が大きい。両社とも、PLD/FPGA に関する代表的特許を多数取得し、それを製品開発に最大限に生かしながら、市場成長と共に、自らの存在感を強めていった。例えば、Xilinx 社が取得した Freeman 特許や Carter 特許は、90 年代に入って PLD/FPGA 市場への新規参入を試みた企業にとって極めて大きな壁となり、その結果、日本や米国の大手半導体メーカは PLD/FPGA 市場に対して興味を持ちながらも、今日まで新規参入ができない状況が続いている。

＜本報告書の基本方針４原則＞

以上の現状を踏まえて、今後の PLD/FPGA ビジネスにどのように取り組んでいったらよいかを、プロバイダと成り得る日本の半導体メーカ、ユーザと成り得る電子機器メーカ、そして先端技術開発の一翼を担える大学・ベンチャ企業等の研究機関という、PLD/FPGA ビジネスに関わる各々のビジネスプレーヤの立場に立って提言を行う。

そして、この提言にあたっては、以下の４つの基本方針と基調とした。

●第１の基本方針　優位性を持つ立場から、アプローチを試みるという点
●第２の基本方針　WIN-LOSE の関係ではなく、WIN-WIN の関係を目指す点
●第３の基本方針　日本の半導体産業構造を、変化に柔軟に対応する方向へ押し進める点
●第４の基本方針　特許制度を積極的に活用していく点

＜日本の半導体メーカへの提言＞

日本の半導体メーカにとって、PLD/FPGA という半導体商品は高収益性のある魅力ある製品であることには間違いない。では、この市場に対して参入するにあたりどういったアプローチが考えられるだろうか。

思うに、日本の半導体メーカには、DRAM を中心としたメモリ開発に多くの投資を行ってきた。とすれば、メモリを PLD/FPGA に組み合わせたシステム LSI という分野への参入が素直なアプローチとして考えられる。また、FeRAM 等の開発に先行する企業であれば、こうした技術的優位性を背景にしたアプローチは理に適っており、上記第１の基本方針と一致する。しかし、PLD/FPGA メーカも自らの PLD/FPGA に CPU 等を搭載し、PLD/FPGA を含むシステム LSI という分野への参入を表明しており、第２、第３、第４の基本方針に必ずしも沿ったものではない。したがって、システム LSI 分野への参入は、先陣争いできる余地が残るという意味で挑戦しがいのあるアプローチであるが、反面厳しい競争が待っている事を覚悟しなくてはならならない。

そこで、本報告書では、さらに第２、第３、第４の基本方針を考慮した視点から、「システム指向」をキーワードとして、PLD/FPGA の特性を活かしたアプローチを提言する。

前述したシステム LSI へのアプローチも、システム指向のアプローチの一例であるが、全ての要素技術を自社で持つか、あるいは取られるかという対立的なアプローチではなく、PLD/FPGA メーカと自社の特徴あるマクロセルとの混載により、より付加価値の高いシステム LSI を目指すというパートナシップ型のシステム指向アプローチを提言する。特に、日本の大手半導体メーカには、デジタル家電向けの半導体デバイスとして魅力ある半導体製品も多く、PLD/FPGA メーカとパートナシップを結ぶことで、将来性の高いデジタル家電向けア

プリケーションに適したPLD/FPGA搭載のシステムLSIを産み出す可能性がある。

次に、チップレベルでのシステム指向として、メモリ等の他の半導体チップとPLD/FPGAチップを組み合わせたシステム・イン・パッケージのアプローチを提言する。日本の実装技術は、世界の中で、十分に競争力を有する技術分野である。したがって、システム・イン・パッケージという先端実装技術分野においても､優位性を確保することは十分に可能である。また、PLD/FPGAメーカにとって、システム・イン・パッケージを手がける実装メーカは顧客としてのポジションとなる可能性がある。無論、PLD/FPGAメーカはこれまで、パッケージ化したPLD/FPGA製品を提供しているので、ビジネスモデルの変更を余儀なくされるが、もしもベアチップで提供することにより大量消費される可能性が出てくれば、PLD/FPGAメーカが待ち望んでいた大量生産－＞コスト低下－＞さらなる消費という展開による爆発的な普及へと進展する可能性も広がり、一考の余地がある。もしも、こうした方向に進めば、両者はまさにプロバイダーとユーザということでWIN-WINの関係も構築し得る。そして、PLD/FPGAを含むシステム・イン・パッケージは、仕様変更への対応が可能な半導体製品となることにより、第３の基本方針である、半導体産業構造の柔軟性の向上にも資することになる。

ここでは、システムLSI及びシステム・イン・パッケージを例にあげたが、「システム指向」という意味では、システム・オン・ボードでのアプローチも選択肢としてあり得る。いずれにしても、ユーザから見れば、各アプローチのメリット・デメリットに配慮して選択しているのであって、逆にシステムを具現化する立場の者は、ユーザのニーズに合わせたシステム指向を提供する、という多角的な視点を忘れてはならない。

そして、最後に半導体デバイスメーカにとって第４の基本方針の意味を確認しておく。今後のシステム化指向のビジネスは、同業者・他業種を含めて、これまで以上に、ビジネスプレーヤとの接点が増える傾向に導く。とすれば、特許に求められる役割は、単に自社の製品を守るための保険的機能に留まらなくなることが予想される。むしろ、積極的に特許制度を利用して、多様なプレーヤの中で自らがリーダシップが取れるポジションに位置できるように特許戦略を推し進めることがビジネス戦略上大きな役割を占める。これは、単に自らの技術を特許取得するに留まらない。必要であれば、他社の有益な特許を発掘し、迅速にライセンスをしたり、あるいは、取得特許に対する侵害に対して、確固たる態度で望むといった姿勢や、注目特許をＩＲ活動に利用していくといった積極的な活動も含まれる。特許を取得するだけではなく、それを一つのビジネスの種として育てていく人材・体制の確立が独創的な技術開発と共に、今後の日本の半導体メーカに求められている。

＜日本の電子機器メーカへの提言＞

日本の電子機器メーカは、特に民生デジタル機器においては、卓越した開発力を持っている。したがって、日本の電子機器メーカは、PLD/FPGAのアプリケーション開発という意味で充分優位性を保持している。さらに、PLD/FPGAに求められる高度な技術サポートを提供する日本の技術商社の存在は、より緻密なマーケッティングに対応するためにも日本の電子機器メーカにとって、重要な戦力と考えられる。したがって、第１の基本方針は、十分に満足しうる。また、当然のことながら、ここでは、電子機器メーカがユーザとなることで、プロバイダであるPLD/FPGAメーカとWIN-WINの関係が構築でき、第２の基本方針にも沿っている。さらに、電子機器メーカが積極的にPLD/FPGAを活用することで第３の基本方針に

ついては、以下の様な具体的利点を生み出す。

第１に、携帯電話を初め、仕様が不確定なまま製品開発を進めなくてはならないアプリケーション開発において、PLD/FPGA のプログラマブルな特徴は大いに効力を発揮する。第２に、電子機器の商品の短サイクル化を考慮すると PLD/FPGA の持つ技術移植性の良さは、納期短縮に大いに貢献する。そして、第３に、PLD/FPGA の持つコンフィギャラブルという特質は、新しいアプリケーション分野を産み出す可能性を秘めており、多岐に渡るアプリケーションの広がりを提供し得るという意味で、アプリケーション開発の多様性に資することになる。

第４の基本方針の視点については、PLD/FPGA のコンフィギャラブルな特徴を意識した独創的なアプリケーション技術分野への特許取得、また、さらには、PLD/FPGA とインターネット等の通信回線を利用した新しいビジネスモデル特許等が今後注目される分野であろう。さらに、現状では、技術商社は、特許取得に対して、積極的な姿勢は見られないが、日本の技術商社が高度な技術サポート等の暗黙知としてのノウハウを、特許という形式知にすることで自らの競争力を高め、新たなビジネスチャンスを産み出すことも可能である。

＜大学・ベンチャ企業等を含めた研究機関への提言＞

PLD/FPGA の上で動作する半導体ＩＰの開発というのは、１個から開発できるためベンチャ企業や、大学等の研究対象として独創的なものを産み出すのに適した対象といえる。それが、証拠に、米国では、大手２社が独占しているように見える市場でも独創的な技術を武器に新しいベンチャ企業、例えば、ASSP/ASIC 用コアのライセンスビジネスを進める Adaptive Silicon 社、リコンフィギュラブル・ネットワーク・プロセッサ IC またはコアの提供をしている Chameleon Systems 社、COGNIGINE 社、Morphics 社、プロセッサ／コントローラとプログラマブル・ロジックのブロックを集積したシステム LSI を提供する Triscend 社が次々に登場してきている。日本のベンチャ企業あるいは、大学は、こうした先端技術に果敢にチャレンジして欲しい。大学等の研究機関やベンチャ企業に関しては、ビジネスの視点よりも、半導体産業構造の開拓者としての役割を期待したい。

第４の基本方針については、残念ながら、日本の大学関係者、ベンチャ企業に特許取得に積極的な姿勢が見られるケースは少ないため、基本的な意識改革から始める必要がある。これは、現状では、PLD/FPGA 開発関係　にとって、特許出願が様々な面で負担面が多く、魅力ある制度として機能していないことに起因していると思われる。この点については、支援する側が、特許制度の有用性を積極的に紹介すると共に、真摯な対応策改善への努力が必要である。他方、PLD/FPGA 関係者にも、特許制度がハードウエアのみを対象としているという漠然とした思いこみがあることは否めない。PLD/FPGA をベースにした自らのソフトウエア的な独創的技術を特許によって保護できる、という意識を PLD/FPGA 開発者自身も再認識して欲しい。

＜国家の果たすべき役割＞

最後に、以上述べてきた各産業界の立場の人にとって、魅力ある市場・技術分野とするために、国家として検討すべき施策について提言する。

（１）PLD/FPGA を研究する国家プロジェクトを検討する。PLD/FPGA の技術的ポテンシャル、将来性を勘案すると国家プロジェクトの一つとして研究対象としておかしくない分野である。これまで、日本では、半導体関係の国家プロジェクトは DRAM 開発のためにプロセス

技術中心に行われてきたが、今後のシステムインテグテーション化を押し進めるにあたって、PLD/FPGA に関する研究に取り組むべきである。

（2）PLD/FPGA 用半導体 IP の公的ライブラリィを創設する。PLD/FPGA を効率的に活用するためには、半導体 IP の開発が欠かせない。そこで、大学やベンチャ企業への支援を兼ねて皆が共通に利用する半導体 IP を公募し、その結果、提出された半導体 IP を公的ライブラリィに登録し、希望者に利用者負担費程度で利用を認め、半導体 IP の再利用を推進する。

（3）PLD/FPGA 用教育プログラムを充実させる。大学等の教育機関でシステム設計、回路設計技術を習得するのに PLD/FPGA を利用することは実践的であり有益であるが、未だに充分な教育プログラムが用意されているとは言い難い。そこで、大学等に、もっと積極的に PLD/FPGA 用教育プログラムを充実できるための補助を行う。

【お問い合わせ先】
〒100-8915　東京都千代田区霞ヶ関 3-4-3
特許庁　総務部　技術調査課　技術動向班
TEL：03-3581-1101（内線 2155）
FAX：03-3580-5741
E-mail：PA0930@jpo.go.jp