

G11C 静的記憶（半導体記憶装置H 1 0 B）

注

(1)このサブクラスは、デジタルまたはアナログ情報を記憶するための装置または機構であって、以下の条件を満たすものを包含する：

(i) 情報記憶素子と変換器との間に相対運動がなく；
(i i) 情報を記憶装置へ書き込みまたは記憶装置から読み出すために選択装置と共動する。

(2) このサブクラスは、記憶に適合されない素子であって、以下の注 (3) に述べるような手段を備えていない素子を包含せず、その素子は適切なサブクラス、例、H 0 1 のサブクラス、H 0 3 K に分類される。

(3) このサブクラスにおいては、下記の用語は以下に示す意味で用いる：[8]

“ 記憶素子 ” とは、少なくとも 1 項目の情報を維持することが可能な、書込むためのまたは読み出すための手段を備えている素子を意味する。[8]

“ メモリ ” とは、記憶素子を含めて装置を意味し、これには必要に応じて取り出すことができる情報を維持することが可能である。[8]

サブクラス内の索引

情報の書込みまたは読出し	7/00
アドレスの選択	8/00
素子の形式によって特徴づけられたデジタル記憶	
電気的、磁気的なもの；その細部	11/00;5/00
機械的なもの	23/00
流体的なもの	25/00
その他の形式	13/00
バックアップ手段によって特徴づけられたデジタル記憶	14/00
消去可能でプログラム可能な読出し専用メモリ	16/00
情報の転位によって特徴づけられたデジタル記憶	
シフト；循環	19/00,21/00
機能によって特徴づけられる記憶	
連想記憶；アナログ；読出し専用	15/00;27/00;17/00
記憶のチェック	29/00
このサブクラスの他のグループに分類されない主題事項	99/00

5/00	G 1 1 C 1 1 / 0 0 に分類される記憶装置の細部
5/02	・ 記憶素子の配置，例．マトリックス配列におけるもの
5/04	・ ・ 記憶素子のための支持体；そのような支持体への記録素子の取付けまたは固定
5/05	・ ・ ・ コアをマトリックス状に支持するものの [2]
5/06	・ 記憶素子を電気的に相互結合する機構，例．ワイヤリング
5/08	・ ・ 磁気的素子を相互結合するためのもの，例．トロイダル磁心に対するもの
5/10	・ ・ コンデンサを相互結合するためのもの
5/12	・ 記憶素子を相互結合するために用いる装置または方法，例．磁心に線を通すためのもの

5/14	・ 電力供給装置 [2 0 0 6 . 0 1]
7/00	デジタル記憶装置に情報を書き込みまたはデジタル記憶装置から情報を読み出す機構 (G 1 1 C 5 / 0 0 が優先；半導体装置を用いた記憶のための周辺記憶回路 G 1 1 C 1 1 / 4 0 6 3 ， G 1 1 C 1 1 / 4 1 3 ， G 1 1 C 1 1 / 4 1 9 3) [2 ， 5]
7/02	・ 寄生信号を回避する手段をもつもの
7/04	・ 温度の影響に基づく障害を除去する手段をもつもの
7/06	・ センス増幅器；関連回路 [2 0 0 6 . 0 1]
7/08	・ ・ その制御 [7]
7/10	・ 入力／出力 (I / O) データ？インターフェイス装置，例．I / O データ制御回路，I / O データバッファ [2 0 0 6 . 0 1]
7/12	・ ビット線制御回路，例．ビット線用の，ドライバ，ブースター，プルアップ回路，プルダウン回路，プリチャージング回路，等化回路 [7]
7/14	・ ダミーセル管理；センス用リファレンス電圧発生回路 [7]
7/16	・ アナログ／デジタル (A / D) 変換器，デジタルメモリ，およびデジタル／アナログ (D / A) 変換器から成る装置を使った，デジタル記憶装置へのアナログ信号の記憶 [7]
7/18	・ ビット線構成；ビット線配置 [7]
7/20	・ メモリセル初期化回路，例．パワーアップしたとき，またはパワーダウンしたときの，メモリ・クリア，潜在イメージ・メモリ [7]
7/22	・ 読出し - 書込み [R - W] のタイミング，またはクロック回路；読出し - 書込み [R - W] 制御信号発生器または管理 [7]
7/24	・ メモリ・セルの安全回路または保護回路，例．不注意な読出しまたは書込みを防ぐ装置，ステータス・セル；テスト・セル [7]
8/00	デジタル記憶装置のアドレスを選択する機構 (G 1 1 C 1 1 / 0 0 ~ G 1 1 C 1 7 / 0 0 が優先；半導体装置を用いた記憶装置のための回路 G 1 1 C 1 1 / 4 0 6 3 ， G 1 1 C 1 1 / 4 1 3 ， G 1 1 C 1 1 / 4 1 9 3) [2 ， 5]
8/02	・ 選択マトリックスを用いるもの [2]
8/04	・ 順次アドレッシング装置を用いるもの，例．シフトレジスタ，カウンタ [2 0 0 6 . 0 1]
8/06	・ アドレス？インターフェイス装置，例．アドレス？バッファ [2 0 0 6 . 0 1]
8/08	・ ワード線制御回路，例．ワード線用のド

	ライバ，ブースター，プルアップ回路，ブルダウン回路，プリチャージ回路[7]		を用いるもの(G 1 1 C 1 1 / 1 0 が優先)[2 0 0 6 . 0 1]
8/10	・デコーダ[7]	11/10	・多軸記憶素子を用いるもの
8/12	・グループ選択回路，例．メモリブロック選択，チップ選択，アレイ選択用の[7]	11/12	・テンサーを用いるもの；トウイスタを用いるもの，すなわち一方の磁化軸がねじられているもの
8/14	・ワードライン構成；ワードライン配置[7]	11/14	・薄膜素子を用いるもの
8/16	・マルチ・アクセス・メモリ・アレイ，例．少なくとも二つの独立したアドレス・ライン・グループによって，一つの記憶素子をアドレス選択するもの[7]	11/15	・多層の磁性層を用いるもの(G 1 1 C 1 1 / 1 5 5 が優先)[2]
8/18	・アドレス・タイミング，またはクロック回路；アドレス制御信号の発生または管理，例．ロウアドレス・ストロブ信号またはカラムアドレス・ストロブ信号のためのもの[7]	11/155	・シリンドー状の形状を有するもの[2]
		11/16	・記憶作用が磁気的スピン効果に基づいている素子を用いるもの
8/20	・アドレス安全回路または保護回路，すなわち，不正アクセスまたは誤ったアクセスを防止する装置[7]	11/18	・ホール効果素子を用いるもの
11/00	特定の電氣的または磁氣的記憶素子の使用によって特徴づけられたデジタル記憶装置；そのための記憶素子(G 1 1 C 1 4 / 0 0 ~ G 1 1 C 2 1 / 0 0 が優先)[5]	11/19	・共振回路における非線形誘導素子を用いるもの[2]
		11/20	・パラメトロンを用いるもの[2]
		11/21	・電氣的素子を用いるもの[2]
		11/22	・強誘電体素子を用いるもの[2]
		11/23	・1つの共通層上の静電記憶を用いるもの，例．フォレストーハエフ管(G 1 1 C 1 1 / 2 2 が優先)[2]
		11/24	・キャパシタを用いるもの(G 1 1 C 1 1 / 2 2 が優先；半導体装置とキャパシタの組合せを用いるもの G 1 1 C 1 1 / 3 4 ，例． G 1 1 C 1 1 / 4 0)[2 , 5]
注	グループ 1 1 / 5 6 はグループ 1 1 / 0 2 から 1 1 / 5 4 に優先する。[2]	11/26	・放電管を用いるもの[2]
11/02	・磁氣的素子を用いるもの	11/28	・ガス入り管を用いるもの[2]
11/04	・シリンドー状の記憶素子，例．ロッド，ワイヤを用いるもの(G 1 1 C 1 1 / 1 2 , G 1 1 C 1 1 / 1 4 が優先)[2]	11/30	・真空管を用いるもの(G 1 1 C 1 1 / 2 3 が優先)[2]
11/06	・単一記憶素子を用いるもの，例．トロイダル磁心；多孔板を用い，それぞれの孔が一つの記憶素子を構成するもの	11/34	・半導体装置を用いるもの[2]
11/061	・1素子で1ビットを記憶し，破壊読出しを行なうための単一の孔または磁気ループを有する素子を用いるもの[2]	11/35	・空欠層に蓄積された電荷があるもの，例．電荷結合装置[7]
11/063	・2 L / 2 D , 3 D オーガニゼーションのようにビットが組織化されたもの，すなわち書込みと読出しにあたり少なくとも2つの一致した局部電流により1つの記憶素子を選択するために組織化されたもの[2 0 0 6 . 0 1]	11/36	・ダイオードを用いるもの，例．閾値素子として用いるもの[2]
11/065	・2 D オーガニゼーションまたはリニヤ選択のようにワードが組織化されたもの，すなわち単独の十分な読出し電流により1ワード分の全記憶素子を選択するために組織化されたもの[2 0 0 6 . 0 1]	11/38	・トンネルダイオードを用いるもの[2]
11/067	・1素子で1ビットを記憶し，非破壊読出しを行なうための単一の孔または磁気ループを有する素子を用いるもの[2]	11/39	・サイリスタを用いるもの[5]
11/08	・多軸記憶素子を用いるもの，例．トランスフラクサを用いるもの；複数個の独立した多孔記憶素子を組み込んだ板状体	11/40	・トランジスタを用いるもの[2]
		11/401	・リフレッシュまたは電荷再生，すなわちダイナミック・セル[5]
		11/402	・各々のメモリセルに個別の電荷再生，すなわち内部リフレッシュをもつもの[5]
		11/403	・多数のメモリセルに共通な電荷再生，すなわち外部リフレッシュをもつもの[5]
		11/404	・1つのセル当たり，1つの電荷転送ゲート，例． M O S トランジスタ，をもつもの[5]
		11/405	・1つのセル当たり，3つの電荷転送ゲート，例． M O S トランジスタ，をもつもの[5]
		11/406	・リフレッシュまたは電荷再生

	サイクルの管理または制御 [5]		復号化, 駆動, 書込み, 検知, 同期および低電力化用 [5]
11/4063	・ ・ ・ ・ ・ 周辺回路, 例. アドレス用, デコード用, 駆動用, 書込み用, センス用, またはタイミング用 [7]	11/414	・ ・ ・ ・ ・ バイポーラ型のメモリセル用 [5]
11/4067	・ ・ ・ ・ ・ バイポーラ型のメモリ・セル用の周辺回路 [7]	11/415	・ ・ ・ ・ ・ アドレス回路 [5]
11/407	・ ・ ・ ・ ・ 電界効果型のメモリ・セル用の周辺回路 [5]	11/416	・ ・ ・ ・ ・ 読出し - 書込み回路 [R - W] [5]
11/4072	・ ・ ・ ・ ・ 初期化, パワーアップまたはパワーダウン, メモリクリア, またはプリセット用の回路 [7]	11/417	・ ・ ・ ・ ・ 電界効果型のメモリセル用 [5]
11/4074	・ ・ ・ ・ ・ 電力供給回路または電圧発生回路, 例. バイアス電圧発生器, 基板電圧発生器, バックアップ電源, 電源制御回路 [7]	11/418	・ ・ ・ ・ ・ アドレス回路 [5]
11/4076	・ ・ ・ ・ ・ タイミング回路 (再生制御用 G 1 1 C 1 1 / 4 0 6) [7]	11/419	・ ・ ・ ・ ・ 読出し - 書込み回路 [R - W] [5]
11/4078	・ ・ ・ ・ ・ 安全または保護回路, 例. 不注意な, あるいは不正な読出しや書込みを防ぐためのもの; ステータス・セル; テスト・セル (チェックまたはテストにおけるメモリ内容の保護 G 1 1 C 2 9 / 5 2) [7]	11/4193	・ ・ ・ 特種な半導体記憶装置に特有の周辺装置, 例. アドレッシング, 駆動, 検出, タイミング, 電力供給, 信号伝達のためのもの (G 1 1 C 1 1 / 4 0 6 3 , G 1 1 C 1 1 / 4 1 3 が優先) [7]
11/408	・ ・ ・ ・ ・ アドレス回路 [5]	11/4195	・ ・ ・ アドレス回路 [7]
11/409	・ ・ ・ ・ ・ 読出し - 書込み [R - W] 回路 [5]	11/4197	・ ・ ・ 読出し - 書込み回路 [R - W] [7]
11/4091	・ ・ ・ ・ ・ センスまたはセンス / リフレッシュ増幅器, またはセンス関連回路, 例. ビット線対のプリチャージ, イコライズ, または分離 [7]	11/42	・ ・ オプト - エレクトロニクス装置, すなわち電氣的または光学的に結合された光放射および光 - 電気装置を用いるもの
11/4093	・ ・ ・ ・ ・ 入出力 [I / O] データ? インターフェイス機構, 例. データバッファ [2 0 0 6 . 0 1]	11/44	・ ・ 超電導素子, 例. クライオトロン, を用いるもの [2]
11/4094	・ ・ ・ ・ ・ ビット線管理または制御回路 [7]	11/46	・ 熱可塑性素子を用いるもの
11/4096	・ ・ ・ ・ ・ 入出力 [I / O] データ管理または制御回路, 例. 読出しまたは書込み回路, I / O ドライバ, ビット線スイッチ [7]	11/48	・ 相互または自己インダクタンスを異なる状態の間で変化させるための移動可能な結合素子, 例. 強磁性コア, を用いるもの
11/4097	・ ・ ・ ・ ・ ビット線編成, 例. ビット線レイアウト, 折返しビット線 [7]	11/50	・ 情報を記憶するために電気接点を作動するもの [2 0 0 6 . 0 1]
11/4099	・ ・ ・ ・ ・ ダミー・セル処理; リファレンス電圧発生器 [7]	11/52	・ ・ 電磁リレーを用いるもの
11/41	・ ・ ・ 正帰還によるセル, すなわちリフレッシュまたは電荷再生を必要としないセルを形成するもの, 例. 双安定マルチバイブレータまたはシュミットトリガ [5]	11/54	・ 生物細胞, 例. ニューロン, をシミュレーションした素子を用いるもの
11/411	・ ・ ・ ・ ・ バイポーラトランジスタのみを用いるもの [5]	11/56	・ ステップによって表わされる 2 つまたはそれ以上の数の安定状態をもつ記憶素子を用いるもの, 例. 電圧によるもの, 電流によるもの, 位相によるもの, 周波数によるもの [2 0 0 6 . 0 1]
11/412	・ ・ ・ ・ ・ 電界効果トランジスタのみを用いるもの [5]	13/00	G 1 1 C 1 1 / 0 0 , G 1 1 C 2 3 / 0 0 , または G 1 1 C 2 5 / 0 0 に含まれない記憶素子の使用によって特徴づけられたデジタル記憶装置
11/413	・ ・ ・ ・ ・ 周辺回路, 例. アドレッシング,	13/02	・ 化学変化によって作動する素子を用いるもの [2 0 0 6 . 0 1]
		13/04	・ 光学的素子を用いるもの
		13/06	・ ・ 磁気 - 光学素子を用いるもの [2 0 0 6 . 0 1]
		14/00	電源遮断時にバックアップするための, 揮発性メモリセルと不揮発性メモリセルの配置によって特徴づけられたデジタル記憶装置 [5]
		15/00	1 つまたはそれ以上の特徴的部分からなる情報が書き込まれ, 情報の読出しはそれら

	の1つまたは以上の特徴的部分について探索することによって行なわれるデジタル記憶装置、すなわち連想記憶または内容アドレス記憶装置 [2 0 0 6 . 0 1]		
15/02	・磁気的素子を用いるもの [2]	17/10	・その記憶内容が、結合素子のあらかじめ決められた配置によって製造時に決められるもの、例・マスクプログラム可能なROM [5]
15/04	・半導体素子を用いるもの [2]	17/12	・電界効果型装置を用いるもの [5]
15/06	・クライオジニク素子を用いるもの [2]	17/14	・その記憶内容が、結合素子の状態を永久に変えることによって連結リンクを選択的に設定、切断または変更することにより決められるもの、例・PROM [5]
16/00	消去可能でプログラム可能なリードオンリメモリ (G 1 1 C 1 4 / 0 0 が優先) [5]	17/16	・電氣的に溶断可能なリンクを用いるもの [5]
16/02	・電氣的にプログラム可能なもの [5]	17/18	・周辺回路、例・メモリへの書込み用 [2 0 0 6 . 0 1]
16/04	・閾値が可変なトランジスタを用いるもの、例・FAMOS [5]	19/00	情報がステップ形式で移動するデジタル記憶装置、例・シフトレジスタ [2 0 0 6 . 0 1]
16/06	・周辺回路、例・メモリへの書込み用 [2 0 0 6 . 0 1]	19/02	・磁気素子を用いるもの (G 1 1 C 1 9 / 1 4 が優先) [2]
16/08	・アドレス回路；デコーダ；ワード線制御回路 [7]	19/04	・1つの孔または磁気ループを有するコアを用いるもの [2]
16/10	・プログラミングまたはデータ入力回路 [7]	19/06	・多数の孔または磁気ループを有する構造を用いるもの、例・トランスフラクサ [2]
16/12	・プログラミング電圧スイッチング回路 [7]	19/08	・平板薄膜構造を用いるもの [2]
16/14	・電氣的に消去するための回路、例・消去電圧スイッチング回路 [7]	19/10	・ロッド上の薄膜を用いるもの；ツイスタによるもの [2]
16/16	・ブロック消去用のもの、例・アレイ、複数ワード、グループ [7]	19/12	・共振回路中の非線型誘導素子を用いるもの [2]
16/18	・光学的に消去するための回路 [7]	19/14	・能動素子、例・放電管、半導体素子、と結合した磁気素子を用いるもの (G 1 1 C 1 9 / 3 4 が優先) [2 , 7]
16/20	・初期化；データのプリセット、チップの識別 [7]	19/18	・ステージの主素子としてキャパシタを用いるもの [2]
16/22	・メモリ・セルへの不正な、または不慮のアクセスを防ぐための安全または保護回路 [7]	19/20	・放電管を用いるもの (G 1 1 C 1 9 / 1 4 が優先) [2]
16/24	・ビット線制御回路 [7]	19/28	・半導体素子を用いるもの (G 1 1 C 1 9 / 1 4 , G 1 1 C 1 9 / 3 6 が優先) [2 , 7]
16/26	・センス回路または読出し回路；データ出力回路 [7]	19/30	・オプト エレクトロニクス装置、すなわち電氣的または光学的に結合された光放射および光 電気装置を用いるもの [2]
16/28	・差動センシングまたはリファレンス・セルを用いるもの、例・ダミー・セル [7]	19/32	・超電導素子を用いるもの [2]
16/30	・電力供給回路 [7]	19/34	・3以上の異なる安定状態を有する記憶素子を用いるもの、例・電圧によるもの、電流によるもの、位相によるもの、周波数によるもの [7]
16/32	・タイミング回路 [7]	19/36	・半導体素子を用いるもの [7]
16/34	・プログラミング状態の決定、例・閾値電圧、過書込みまたは不十分な書込み、リテンション [7]	19/38	・二次元の、例・水平方向と垂直方向に情報が移動するシフトレジスタ [2 0 0 6 . 0 1]
17/00	一度だけプログラム可能な読出し専用メモリ；半永久的記憶装置、例・手動で差替え可能な情報カード [2 0 0 6 . 0 1]	21/00	情報が循環する形式のデジタル記憶装置 (ステップ形式のもの G 1 1 C 1 9 / 0
17/02	・磁氣的または誘導的素子を用いるもの (G 1 1 C 1 7 / 1 4 が優先) [2 , 5]		
17/04	・容量的素子を用いるもの (G 1 1 C 1 7 / 0 6 , G 1 1 C 1 7 / 1 4 が優先) [2 , 5]		
17/06	・ダイオード素子を用いるもの (G 1 1 C 1 7 / 1 4 が優先) [2 , 5]		
17/08	・半導体装置を用いるもの、例・バイポーラ素子を用いるもの (G 1 1 C 1 7 / 0		

	0)		
21/02	・電子機械的遅延線，例．水銀タンク，を用いるもの	29/32	・・・・シリアルアクセス；スキャンテスト [8]
23/00	機械的部分の移動によって記憶を行なわせることを特徴とするデジタル記憶装置，例．ボールを用いるもの；そのための記憶素子 [2 0 0 6 . 0 1]	29/34	・・・・マルチビットに同時にアクセスするもの [8]
25/00	流体の利用を特徴とするデジタル記憶装置；そのための記憶素子	29/36	・・・・データ作成装置，例．データ変換器 [8]
27/00	電氣的アナログ記憶装置，例．瞬時値を記憶するためのもの	29/38	・・・・応答検証装置 [8]
27/02	・抽出？保持装置 (G 1 1 C 2 7 / 0 4 が優先) [2 0 0 6 . 0 1]	29/40	・・・・圧縮技術を使用するもの [8]
27/04	・シフトレジスタ [2 0 0 6 . 0 1]	29/42	・・・・誤り訂正符号 [E C C] またはパリティチェックを使用するもの [8]
29/00	正確な動作のための記憶装置のチェック；スタンバイまたはオフライン動作中の記憶装置のテスト [1 , 8]	29/44	・・・・誤りの表示または識別，例．復旧のためのもの [8]
29/02	・故障した周辺回路の検出またはその位置の特定 [8]	29/46	・・・・テストトリガーロジック [8]
29/04	・故障したメモリ素子の検出またはその位置の特定 [8]	29/48	・・・・記憶装置の外部の手段による試験に特に適した静的記憶装置，例．ダイレクトメモリアクセス [D M A] を使用するもの，または周辺アクセス経路を使用するもの [2 0 0 6 . 0 1]
29/06	・・・・加速試験 [8]	29/50	・・・・マージン試験，例．タイミング，電圧，または電流試験 [8]
29/08	・・・・機能試験，例．リフレッシュ中の試験，パワーオン・セルフテスト [P O S T] ，または分散テスト [8]	29/52	・メモリ内容の保護；メモリ内容の誤りの検出 [8]
29/10	・・・・テストアルゴリズム，例．メモリスキャン [M S c a n] アルゴリズム；テストパターン，例．チェックボードパターン [8]	29/54	・試験回路を設計するための装置，例．テスト容易化設計 [D F T] ツール [8]
29/12	・・・・試験のための組み込み装置，例．組み込み自己テスト [B I S T] [8]	29/56	・静的記憶のための外部試験装置，例．自動検査装置 [A T E] ; そのインターフェース [8]
29/14	・・・・制御データの実施，例．テストモードのデコーダー [8]	99/00	このサブクラスの他のグループに分類されない主題事項 [8]
29/16	・・・・マイクロプログラム方式のユニットを使用するもの，例．ステートマシン [8]		
29/18	・・・・アドレス作成装置；メモリにアクセスするための装置，例．アドレス回路の細部 [8]		
29/20	・・・・カウンタまたは線形フィードバックシフトレジスタ [L F S R] を使用するもの [8]		
29/22	・・・・シリアルメモリへアクセスするもの [8]		
29/24	・・・・補助的なセルへアクセスするもの，例．ダミーセルまたは冗長セル [8]		
29/26	・・・・マルチプルアレイへアクセスするもの (G 1 1 C 2 9 / 2 4 が優先) [8]		
29/28	・・・・依存関係のあるマルチプルアレイ，例．マルチビットを持つアレイ [8]		
29/30	・・・・シングルアレイへアクセスするもの [8]		